

ATAPI

specyfikacja standardu



Sterowanie CD-ROM-ów i dysków twardych w praktyce, część 1

Od dłuższego czasu obserwuję rosnące zainteresowanie elektroników wykorzystaniem napędów CD i dysków twardych we własnych projektach. Najczęściej są to pomysły zbudowania własnego odtwarzacza płyt CD audio lub wykorzystanie dysku twardego jako nośnika dla plików MP3. Niestety, aby tego dokonać, trzeba przebrnąć przez obszerną dokumentację standardu ATAPI oraz interfejsu IDE.

„Przekopywanie“ się przez dostępną dokumentację i wybranie najważniejszych zagadnień zajęło mi wiele dni. Niewiele przydatnych informacji można znaleźć w Internecie. Ta niekorzystna dla konstruktorów sytuacja skłoniła mnie do napisania tego artykułu. Jest dla mnie pretekstem do usystematyzowania wcześniej zdobytej wiedzy, niezbędnej do samodzielnego przygotowania programu dla mikrokontrolera sterującego napędami CD-ROM lub HDD. Mam nadzieję, że artykuł będzie pomocny wielu z Was podczas projektowaniu układów tego rodzaju.

IDE (Integrated Disc Electronics) oznacza prosty interfejs umożliwiający dołączenie dysku twardego do magistrali ISA komputera PC.

ATA (AT - Attachment) jest synonimem IDE, obecnie powszechnie stosowanym przez producentów dysków twardych.

Standard ATA opisuje sposób wymiany danych pomiędzy sterownikiem i napędem.

Sygnały sterujące w IDE

Schemat blokowy ilustrujący budowę typowego dysku twardego przedstawiono na rys. 1. Dzięki temu, że w napędzie zintegrowano zaawansowane funkcjonalnie układy sterujące odczytem i zapisem danych, użytkownik ma do

nich dostęp poprzez stosunkowo łatwy w obsłudze 16-bitowy interfejs IDE. W zależności od aplikacji (komputery stacjonarne, przenośne) i rozmiaru dysku twardego (2,5"/3,5") lub CD-ROM-u wyróżniamy dwa rodzaje złącza IDE (rys. 2):

- 40-pinowe o rastrze 2,5mm,
- 44-pinowe o rastrze 2,0 mm (na pinach od 41 do 44 są

dotatkowe linie zasilania, sposób ich podłączenia zależy od typu dysku).

Maksymalna długość kabla łączącego kontroler z napędem może wynosić 46 cm.

Funkcje sygnałów w IDE

- **CS0** - Chip Select 0 - służy do wyboru rejestrów *Command Block Registers*.
- **CS1** - Chip Select 1 - służy do wyboru rejestrów *Control Block Registers*.
- **DA1/2/3** - linie adresowe służą do wyboru jednego z rejestrów z grupy *Command* lub *Control Block Registers* - możliwy jest więc dostęp do 16 rejestrów (osiem z grupy *Control* i osiem z grupy *Command*).
- **DASP** - wyjście typu OC, dołączane zazwyczaj do VCC poprzez rezystor 10kΩ (nie jest konieczny). Sygnalizuje aktywność urządzenia IDE, lub obecność urządzenia pierwszego w kanale IDE. Można podłączyć diodę LED.
- **DD0...15** - dwukierunkowa szyna danych 8- lub 16-bitowa. Do wpisywania danych 8-bitowych wykorzystywana jest mniej znacząca część (tylko do wpisywania danych do rejestrów). Transmisja „zwykłych“ danych odbywa się tylko w trybie 16-bitowym.
- **DIOR** (*Device I/O Read*) - opadające zbocze sygnału na tej linii powoduje wyprowadzenie danych przez urządzenie.



Tab. 1. Parametry statyczne IDE

Opis	Min	Max
I_{oL} Prąd przyjmowany przez bufor wyjściowy (1)	4 mA	
I_{oH} Prąd oddawany przez bufor wyjściowy	400 μ A	
V_{IH} Poziom napięcia traktowany jako stan wysoki	2,0 V	
V_{IL} Poziom napięcia traktowany jako stan niski		0,8 V
V_{oH} Napięcie wyjściowe w stanie wysokim ($I_{oH} = -400 \mu$ A)	2,4 V	
V_{oL} Napięcie wyjściowe w stanie niskim ($I_{oL} = 12$ mA)		0,5 V

Uwagi:
 1. Prąd I_{oL} dla DASP powinien wynosić min. 12 mA, aby zapewnić wymagane czasy narastania i opadania zboczy.
 2. Prąd I_{oH} o wartości 400 μ A jest niewystarczający w przypadku, gdy DMARQ jest typowo podłączony do masy przez rezystor 5,6 k Ω .

Tab. 2. Parametry dynamiczne IDE

Opis	Min	Max
t_{rise} Czasy narastania zboczy sygnałów na złączu IDE (1)	5 ns	
t_{fall} Czasy opadania zboczy sygnałów na złączu IDE (1)	5 ns	
C_{in} Pojemność wejść urządzenia sterującego (HOSTa)		25 pF
C_{out} Pojemność wyjść urządzenia sterującego (HOSTa)		25 pF
C_{in} Pojemność obwodów wejściowych		20 pF
C_{out} Pojemność obwodów wyjściowych		20 pF

Uwagi:
 1. t_{rise} i t_{fall} są mierzone pomiędzy 10...90% pełnej amplitudy sygnału przy sumarycznym obciążeniu pojemnościowym 40 pF.

nie IDE na magistralę DD0...15. Natomiast narastające zbocze na linii powoduje akceptację danych po stronie hosta. Host nie powinien reagować na dane występujące na magistrali pomiędzy zboczami tego sygnału.

- **DIOW** - (*Device I/O Write*) - narastające zbocze tego sygnału powoduje zatrzaśnięcie danych w urządzeniu. Dopóki dane nie zostaną zatrzaśnięte sterownik napędu nie przywiązuje do nich żadnej wagi.
- **DMACK** (*DMA Acknowledge*) - jest sygnałem wykorzystywanym przy transmisji danych z udziałem DMA. Jest pozytywną odpowiedzią (potwierdzeniem) ze strony hosta na żądanie DMARQ ze strony CD-ROM-u lub HDD.
- **DMARQ** (*DMA Request*) - sygnał jest ustawiany przez CD-ROM lub HDD, gdy jest gotowy do transmisji danych w trybie DMA. W trybie DMA żaden z sygnałów CS0/1/2 nie powinien być ustawiony. Dane są transmitowane z wykorzystaniem całej szerokości magistrali DD0...15 (w trybie 16-bitowym). Kierunek transmisji danych jest ustalany za pomocą sygnałów DIOR, DIOW.
- **INTRQ** (*Interrupt Request*) - zgłoszenie żądania obsługi przerwania. Sygnał ten jest ustawiony, gdy urządzenie jest wybrane i gdy układ sterujący (host) skasował bit *nIEN* w rejestrze *Device Control*. Oczywiście, dołączony napęd musi żądać obsługi przerwania. Żądanie przerwania następuje w wyniku zakończenia wykonywania komendy i gotowości do transmisji danych w trybie PIO (z wyjątkiem pierwszego bloku). Wyyczyścić żądanie przerwania można za pomocą ustawienia (na „1”) linii *RE-*

SET, ustawienia bitu *SRST* w rejestrze *Device Control*, zapisanie do rejestru *Command* przez hosta lub odczytanie rejestru *Status* przez hosta.

- **IORDY** - sygnalizuje brak gotowości urządzenia do przesłania danych do/ z rejestrów urządzenia. Obsługa tego sygnału jest wymagana w trybie pracy PIO3.
- **PDIAG** - wyjście typu OC, które należy „podpiąć” do +5V poprzez rezystor 10 k Ω . Sygnał na wyjściu sygnalizuje zakończenie autodiagnostyki.
- **RESET** - stan niski zeruje sterownik napędu.

Adresowanie urządzeń IDE (Master/Slave)

Gdy do jednego kabla IDE są dołączone dwa urządzenia (np. dysk twardy i CD-ROM - **rys. 3**), to wpisy-

wanie danej do dowolnego rejestru powoduje jednoczesne zapisanie rejestrów w obydwu urządzeniach. Wynika to z faktu, że w IDE nie występują specjalne linie adresowe do wyboru jednego z urządzeń *Master/Slave*, do lub z którego chcemy odczytać lub wpisać dane. Adresowanie odbywa się poprzez ustawienie lub wyzerowanie bitu *DEV* w rejestrze *Device/Head*. Gdy *DEV=0*, komunikacja odbywa się z *Masterem*, a gdy *DEV=1* to ze *Slavem*.

Rejestry

Rejestry należące do tzw. bloku rejestrów poleceń (*Command Registers*) służą do wysyłania komend dla sterownika urządzenia i odczytywania statusu urządzenia. Rejestry należące do tzw. bloku rejestrów sterowania (*Control Registers*) służą do kontroli parametrów urządzenia, oraz do odczytywania alternatywnego statusu. Sposób adresowania rejestrów pokazano w **tab. 4**.

Rejestr Alternate Status	Adres 6hCS 1h						
7	6	5	4	3	2	1	0
BSY	DRDY	DF	DSC	DRQ	CORR	IDX	ERR

Dostęp - tylko odczyt.

Uwaga: gdy BSY = 0, można odczytywać resztę bitów.

Uwagi dodatkowe: odczyt rejestru nie powoduje skasowania przerwania od urządzenia IDE ani nie potwierdza przyjęcia przerwania.

Znaczenie poszczególnych bitów - takie samo jak dla rejestru *Statusu*.

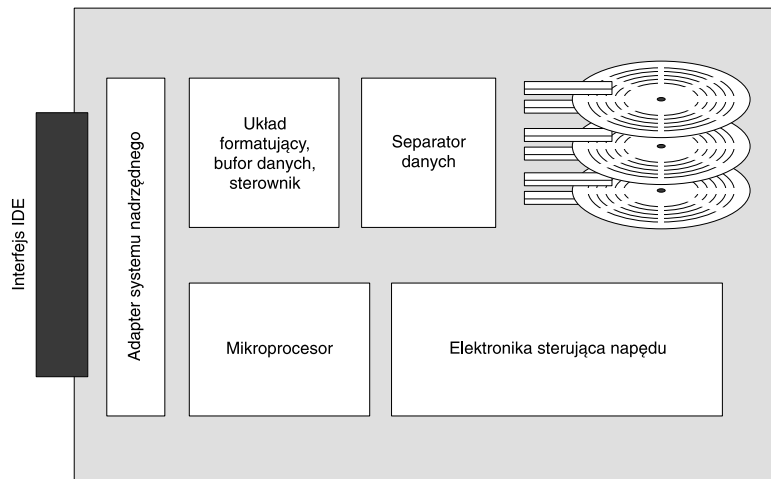
Rejestr Command	Adres 7hCS 2h						
7	6	5	4	3	2	1	0

Dostęp - tylko do zapisu. Gdy host próbuje odczytać rejestr, odczytywany jest rejestr *Statusu*.

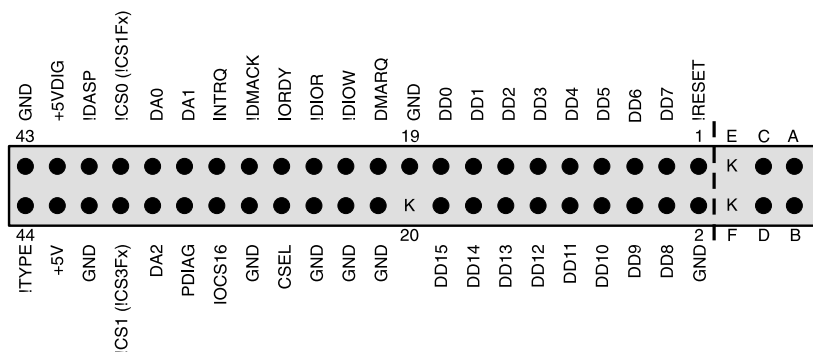
Uwaga: gdy BSY = 0, DRQ = 0 i DMACK nie jest ustawiony, można zapisywać do tego rejestru.

Uwagi dodatkowe: zapis do rejestru powoduje skasowanie przerwania od urządzenia IDE.

Znaczenie poszczególnych bitów - brak.



Rys. 1. Budowa typowego dysku twardego



Rys. 2. Sposób wyprowadzenia sygnałów na złącze IDC40

Rejestr Cylinder High	Adres 5hCS 2h
7 6 5 4 3 2 1 0	
CHS(Cylinder(15:8)) LBA(Cylinder(23:16))	

Dostęp - zapis/odczyt.
 Uwaga: gdy BSY = 0, DRQ = 0 i DMACK nie jest ustawiony, można zapisywać do tego rejestru.

Uwagi dodatkowe: zapis do rejestru powoduje skasowanie przerwania od urządzenia IDE.

Jeżeli w rejestrze Device/Head bit LBA = 0 (CD-ROM, HDD pracuje wtedy w trybie CHS - Cylinder, Head, Sector), to w tym rejestrze znajduje się startowy, starszy bajt adresu cylindra - podawany jest przy dostępie do danych. Jeżeli w rejestrze Device/Head bit LBA = 1 (CD-ROM, HDD pracuje w trybie LBA - Logical Block Address, dane adresowane są w sposób liniowy), w tym rejestrze znajdują się bity 23...16 adresu LBA.

Rejestr Cylinder Low	Adres 4hCS 2h
7 6 5 4 3 2 1 0	
CHS(Cylinder(7:0)) LBA(Cylinder(15:8))	

Dostęp - zapis/odczyt.
 Uwaga: gdy BSY = 0, DRQ = 0 i DMACK nie jest ustawiony, można zapisywać/odczytywać do/z tego rejestru.

Uwagi dodatkowe: zapis rejestru powoduje skasowanie przerwania od urządzenia IDE.

Jeżeli w rejestrze Device/Head bit LBA = 0 (CD-ROM, HDD pracuje wtedy w trybie CHS - Cylinder, Head, Sector), to w tym rejestrze znajduje się startowy, młodszy bajt adresu cylindra - podawany jest przy dostępie do danych. Jeżeli w rejestrze Device/Head bit LBA = 1 (CD-ROM, HDD pracuje w trybie LBA - Logical Block Address, dane są adresowane liniowo), w tym rejestrze znajdują się bity 15...8 adresu LBA.

Rejestr Danych	Adres 4hCS 0h
15 14 13 12 11 10 9 8	
7 6 5 4 3 2 1 0	
Data (15:0)	

Dostęp - do zapisu i do odczytu
 Uwaga: gdy BSY = 0, DRQ = 0 i DMACK nie jest ustawiony, można zapisywać/odczytywać do/z tego rejestru.

Uwagi dodatkowe: zawartość rejestru nie jest ważna, gdy urządzenie jest w trybie Sleep Mode. Rejestr jest 16-bitowy.

Port Danych	Adres brak	CS brak
15 14 13 12 11 10 9 8		
7 6 5 4 3 2 1 0		
Data(15:0)		

Dostęp - zapis/odczyt.
 Uwaga: zapis i odczyt tego portu powinien odbywać się przy ustawionej linii DMACK.
 Uwagi dodatkowe: rejestr 16-bitowy.

Rejestr Device Control	Adres 6hCS 1h
7 6 5 4 3 2 1 0	
r r r r r SRST n!EN 0	

Dostęp - rejestr tylko do zapisu, w przypadku odczytu zwracana jest wartość rejestru Alternate Status.
 Uwaga: zapis powinien odbywać się, gdy DMACK nie jest ustawiony.
 Uwagi dodatkowe: SRST jest bitem, którego ustawienie powoduje programowe zerowanie urządzenia. Bit n!EN jest odpowiedzialny za włączenie sygnalizacji obsługi przerwania przez hosta.

Rejestr Device/Head	Adres 6hCS 2h
7 6 5 4 3 2 1 0	
Tryb CHS	
1 LBA 1 DEV HS3 HS2 HS1 HS0	
Tryb LBA	
1 LBA 1 DEV LBA(27:24)	

Dostęp - zapis/odczyt.
 Uwaga: rejestr może być zapisywany tylko, gdy BSY = 0, DRQ = 0 i DMACK nie jest ustawiony.

Uwagi dodatkowe: DEV jest bitem odpowiedzialnym za adres urządzenia. Gdy DEV=0 wybrane jest urządzenie Master, gdy DEV=1 wybrane jest urządzenie Slave.

Gdy bit LBA=0 wybrany jest tryb adresowania CHS, w przeciwnym wypadku adresowanie odbywa się za pomocą LBA.

Bit 5 powinien być ustawiony „1” - kompatybilność.

Rejestr Error	Adres 1h	CS 2h
7 6 5 4 3 2 1 0		
r UNC MC !DNF MCR ABRT !KONF AMNF		

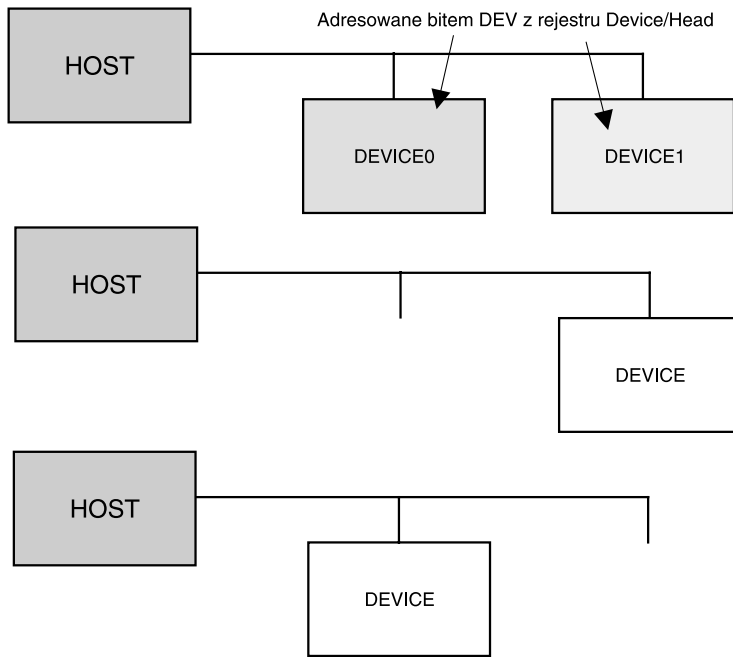
Dostęp - rejestr tylko do odczytu, zapisywanie powoduje zapis do rejestru Features.

- Znaczenie poszczególnych bitów:
- UNC (Uncorrectable Data Error) - błąd niemożliwy do skorygowania;
 - MC (Media Change) - nowy nośnik jest dostępny w napędzie;
 - !DNF (ID not found) - żądany sektor danych o podanym ID nie został znaleziony;
 - MCR (Media Change Request) - używany przez urządzenia z wymiennym nośnikiem. Ustawienie tego bitu sygnalizuje, że urządzenie wykryło żądanie zmiany nośnika;
 - ABRT (Aborted Command) - wykony-

Tab. 3. Zestawienie sygnałów interfejsu IDE

Sygnał	Źródło	Typ sterowania (patrz uwaga 1)	Pull-up na wyjściu hosta (patrz uwaga 2)	Pull-up przy urządzeniu (patrz uwaga 2)	Uwagi
Reset	Host	TP			
DD(15:0)	<->	TS			3
DMARQ	Device	TS	5,6 kΩ PD		4
!DIOR!/DIOW	Host	TS			
IORDY	Device	TS	1,0 kΩ		5
CSEL	Host		GND	10 kΩ	6
DMACK-	Host	TP			
INTRQ	Device	TS			
DA (2:0)	Host	TP			
!PDIAG	Device	TS		10 kΩ	
!CS0 !CS1	Host	TP			
!DASP	Device	OC		10 kΩ	

- Uwagi:
1. TS = trójstanowy, OC = otwarty kolektor, TP = Totem-pole, PU = „podpięcie” do zasilania, PD = „podpięcie” do masy, VS = zależne od producenta.
 2. Wszystkie wartości rezystorów są minimalnymi, dopuszczalnymi.
 3. Urządzenia nie powinny posiadać rezystora pull-up na DD7. Poleca się by host posiadał rezystor o wartości 10 kΩ „podpięty” do masy. Pozwala to na wykrywanie braku urządzenia podczas inicjacji po włączeniu zasilania.
 4. Standard ATA-3 definiuje tę linię jako trzystanową, gdy urządzenie nie jest wybrane lub, gdy nie obsługuje DMA. Gdy obsługuje transfer DMA linia powinna być ustawiana na poziomie wysokim lub niskim.
 5. Sygnał powinien być używany tylko podczas cyklu DIOR/DIOW w aktualnie wybranym urządzeniu.
 6. Linia wykorzystywana jako CSEL. Powinna być podłączona do masy przez hosta. Oba urządzenia (Master/Slave) wymagają rezystora o wartości 10 kΩ (pull-up) dołączanego do zasilania.



Rys. 3. Możliwe sposoby dołączania napędów do sterownika

wana komenda została przerwana z powodu błędnej instrukcji lub błędnego parametru - w przypadku transmisji danych, porcja danych powinna zostać odrzucona;

- **TKONF** - ścieżka zerowa nie została znaleziona podczas rekalkibracji urządzenia;
- **AMNF** - *Address Mark Not Found*, znacznik adresu nie został znaleziony po znalezieniu pola o podanym ID.

ności od trybu - czy ustawiony, lub skasowany bit LBA w rejestrze *Device/Head* - w rejestrze *Sector Number* mamy 8 bitów danych CHS lub LBA.

Rejestr Status		Adres 7hCS 2h					
7	6	5	4	3	2	1	0
BSY	DRDY	DF	DSC	DRQ	CORR	IDX	ERR

Dostęp - tylko do odczytu, przy zapisie zapisywany jest rejestr *Command*.

Uwaga: gdy bit *BSY* jest ustawiony,

naależy zignorować wartość pozostałych bitów (z wyjątkiem *BSY* oczywiście). Gdy *BSY*=0 można odczytywać pozostałe wartości bitów.

Uwagi dodatkowe: odczyt tego rejestru zeruje przerwanie.

- **BSY** - wskazuje na zajętość urządzenia. Przed zapisem lub odczytem większości rejestrów powinniśmy sprawdzać stan tego bitu. Do tego celu zazwyczaj wykorzystywany jest rejestr *Alternate Status*, który jest zwierciadlanym obrazem rejestru *Status*. Odczyt tego pierwszego nie powoduje żadnych zmian w urządzeniu IDE.
- **DRDY** (*Device Ready*) sygnalizuje, że urządzenie jest w stanie przyjmować komendy.
- **DF** (*Device Fault*) wskazuje na uszkodzenie urządzenia.
- **DSC** (*Device Seek Complete*) głowice urządzenia zostały ustawione na wybraną ścieżkę.
- **DRQ** (*Data Request*), urządzenie jest gotowe do przesłania porcji danych.
- **CORR** (*Corrected Data*) - wskazuje na wystąpienie błędu podczas transmisji danych, który jesteśmy w stanie poprawić (np. poprzez CRC). Ustawienie tego bitu nie powoduje zakończenia transmisji.
- **IDX** (*Index*) specyficzne dla producenta.
- **ERR** (*Error*) wskazuje na wystąpienie błędu. Błąd wystąpił w wyniku wykonania poprzedniej komendy. Transmisja danych zostanie przerwana. Przyczynę wystąpienia tego błędu dodatkowo pokazuje rejestr *Error*.

Paweł Dienwebel
pelos@pelos.pl

Rejestr Features		Adres 1h		CS 2h			
7	6	5	4	3	2	1	0
Zawartość zależna od komendy.							

Uwaga: rejestr ten nie jest obecnie wykorzystywany.

Rejestr Sector Count		Adres 2hCS 2h					
7	6	5	4	3	2	1	0
Dostęp - zapis/odczyt.							

Uwaga: rejestr powinien być zapisywany, gdy *BSY* = 0, *DRQ* = 0 i *DMACK* nie jest ustawiony.

Uwagi dodatkowe: rejestr zawiera liczbę sektorów, które mają być przesłane/odczytane. Gdy rejestr = 0 wtedy będzie przesłane 256 sektorów. Gdy po transmisji danych w rejestrze błędów są błędy - w rejestrze *Sector Count* znajduje się liczba sektorów potrzebnych do dokończenia transmisji żądanej liczby sektorów.

Rejestr Sector Number		Adres 3hCS 2h					
7	6	5	4	3	2	1	0
Tryb CHS							
Sektor (7:0)							
Tryb LBA							
LBA(7:0)							

Dostęp - zapis/odczyt.

Uwaga: rejestr powinien być zapisywany, gdy *BSY* = 0, *DRQ* = 0 i *DMACK* nie jest ustawiony.

Uwagi dodatkowe: rejestr zawiera początkowy adres do medium. W zależ-

Tab. 4. Funkcje rejestrów I/O oraz przypisane im adresy

Adresy					Funkcje rejestrów	
CS0	CS1	DA2	DA1	DA0	Magistrala danych dla Read (DIOR)	Magistrala danych dla Write (DIOW)
N	N	x	x	x	Wysoka impedancja	Nie używana
Rejestry Control Block						
N	A	0	x	x	Wysoka impedancja	Nie używana
N	A	1	0	x	Wysoka impedancja	Nie używana
N	A	1	1	0	<i>Alternate Status</i>	<i>Device Control</i>
N	A	1	1	1	(uwaga 1)	Nie używana
Rejestry Command Block						
A	N	0	0	0	Data	Data
A	N	0	0	1	Error	Features
A	N	0	1	0	Sector Count	Sector Count
A	N	0	1	1	Sector Number LBA (7:0) (uwaga 2)	Sector Number LBA (7:0) (uwaga 2)
A	N	1	0	0	Cylinder Low LBA (15:8) (uwaga 2)	Cylinder Low LBA (15:8) (uwaga 2)
A	N	1	0	1	Cylinder High LBA (23:16) (uwaga 2)	Cylinder High LBA (23:16) (uwaga 2)
A	N	1	1	0	Device/Head LBA (27:24) (uwaga 2)	Device/Head LBA (27:24) (uwaga 2)
A	N	1	1	1	Status	Command
A	A	x	x	x	Niedozwolony adres	Niedozwolony adres

Uwagi:

1. Ten rejestr nie jest stosowany we współczesnych sterownikach napędów.

2. Mapowanie rejestrów w trybie LBA.

Oznaczenia stanów na liniach adresowych:

A - sygnał ustawiony, N - sygnał zanegowany, x - bez znaczenia