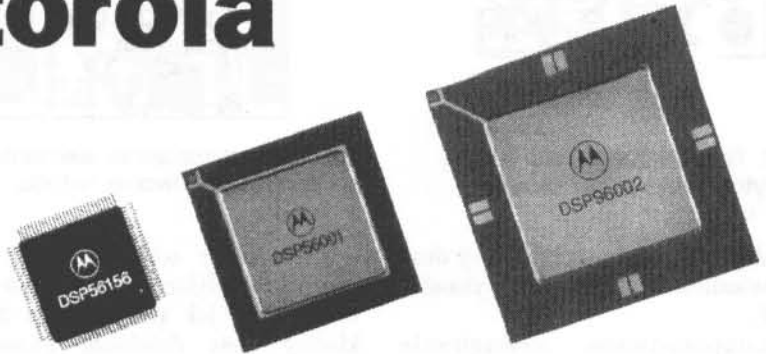


Procesory sygnałowe firmy Motorola

Dlaczego cyfrowo? - nad tym pytaniem nikt się już nie zastanawia. Cyfrowe przetwarzanie sygnałów (DSP - ang. Digital Signal Processing) jest już dziedziną o bardzo bogatych tradycjach, a obecność urządzeń przetwarzających cyfrowo stała się codziennością. To, co jeszcze niedawno pasjonowało i przyprawiało o dreszczek emocji naukowców, obecnie otacza nas pod postacią odtwarzaczy kompaktowych, magnetofonów cyfrowych, telewizji wysokiej rozdzielczości, specjalistycznych urządzeń medycznych, komunikacyjnych, pomiarowych czy systemów sterowania i kontroli. Rozwój technologii układów wielkiej skali integracji, jak również architektury procesorów, spowodował dostępność układów przystosowanych do potrzeb przetwarzania sygnałów (procesorów sygnałowych). Doskonałą wizytówką tendencji rozwojowych tej dziedziny techniki mikroprocesorowej może być prezentacja najnowszych układów DSP opracowanych w Motoroli.



Wymagania stawiane procesorom sygnałowym

Analizując algorytmy cyfrowego przetwarzania sygnałów możemy wyróżnić ich wspólne cechy, które mają wpływ na wymagania stawiane układowi realizującym te algorytmy. Do charakterystycznych cech algorytmów DSP zaliczamy:

- dużą liczbę obliczeń matematycznych,
- konieczność pracy w czasie rzeczywistym,
- utrzymanie dużej dokładności obliczeń.

Ważnym jest również, aby układy DSP spełniały warunek elastyczności, czyli możliwości stosowania do wielu aplikacji, co ma bardzo duży wpływ na czas i koszty opracowania nowego projektu. Duża dokładność obliczeń, wymagana do zapewnienia szerokiego zakresu dynamiki przetwarzania sygnałów, wiąże się z koniecznością stosowania co najmniej szesnastobitowej, stałoprzecinkowej reprezentacji liczb lub formatu zmiennoprzecinkowego. Potrzeba przetwarzania danych w trakcie ich napływania (w czasie rzeczywistym) sugeruje stosowanie bardzo krótkiego cyklu rozkazowego procesora, a duża ilość obliczeń wymaga architektury procesora zapewniającej możliwość szybkiego wykonywania operacji mnożenia i sumowania.

Motorola oferuje

Rozwój technologii układów LSI i VLSI spowodował produkcję procesorów ukierunkowanych do potrzeb przetwarzania sygnałów, ustalając tym samym ranking producentów tego rodzaju układów. W czo-

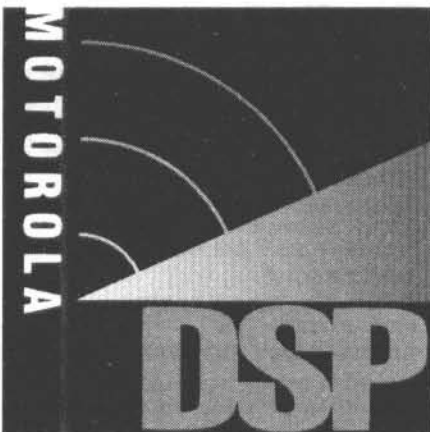
łowie twórców tej dziedziny znajduje się firma MOTOROLA, oferująca projektantom szeroki asortyment produktów DSP. Zakres możliwych do zrealizowania aplikacji opartych na procesorach sygnałowych MOTOROLI jest bardzo rozległy i może obejmować wiele dziedzin techniki.

Motorola oferuje trzy podstawowe rodziny procesorów sygnałowych. Są to:

- DSP 56100 (16-bitowa, stałoprzecinkowa rodzina procesorów sygnałowych),
- DSP 56000 (24-bitowa, stałoprzecinkowa rodzina procesorów sygnałowych),
- DSP 96000 (32-bitowa, zmiennoprzecinkowa rodzina procesorów sygnałowych),

Tradycją firmy MOTOROLA jest zapewnienie zgodności wewnątrz danej rodziny procesorów, co umożliwia inżynierowi łatwe przenoszenie zaimplementowanych algorytmów na procesory nowo wprowadzane. Cechą wspólną wszystkich członków rodziny jest architektura typu Harvard (rozdzielone adresowanie pamięci programu i danych) z rozszerzoną potrójną magistralą. Architektura jest połączona z pewną liczbą bloków wykonawczych, pamięci, portów, układów sterowania i magistral.

Ważnym elementem oferowanym w produktach DSP MOTOROLI jest wbudowany w układ emulator sprzętowy (OnCE - ON-CHIP EMULATOR). To rozwiązanie eliminuje potrzebę stosowania zewnętrznych emulatorów, umożliwia wgląd do „wnętrza procesora“, zatrzymywanie wykonywania instrukcji



oraz śledzenie programu krok po kroku. Emulator jest szczególnie użyteczny w procesie ewentualnych błędów programowych. Wszystkie produkty DSP MOTOROLI są wyposażone w tryby pracy umożliwiające niski pobór energii (tryb „stop” i tryb „wait”).

Cała linia procesorów sygnałowych zawiera wbudowany sprzęg nadrzędny (host port) umożliwiający bezpośrednią komunikację z komputerem nadrzędnym, innym procesorem lub kanałami DMA, eliminując tym samym zewnętrzne elementy niezbędne do realizacji tego typu zadań. Szczególnie pożyteczną cechą produktów MOTOROLI jest fakt posiadania sprzętowego rozwiązania zagnieżdżonej pętli DO, która wymusza na procesorze automatyczne powtarzanie serii operacji wyspecyfikowaną ilość razy. Ma to niebagatelne znaczenie w realizacji algorytmów DSP, gdzie w wielu przypadkach zachodzi konieczność obliczeń cyklicznych.

Rodzina DSP 56100

Pierwszą linią procesorów sygnałowych produkowanych przez MOTOROLĘ jest rodzina 56100. Rodzina ta jest reprezentowana przez procesory stałoprzecinkowe, 16-bitowe. Są to struktury jednoukładowe, wykonywane w technologii HCMOS.

Struktura układów oparta jest na 16-bitowym programowalnym rdzeniu DSP5616. Otoczenie rdzenia stanowią konfiguracje pamięci i układów peryferyjnych takich jak: szeregowy porty komunikacyjne, układy czasowe, sprzęgi nadrzędne, porty równoległe, przetworniki analogowo-cyfrowe i cyfrowo-analogowe.

Układy te zostały zaprojektowane ze szczególnym przeznaczeniem do zasto-

Dane techniczne rodziny 56000:

- wydajność obliczeniowa 20 MIPS przy 50ns cyklu rozkazowym i zegarze 40MHz,
- 24 x 24 równoległe mnożenie i akumulowanie z wynikiem 56-bitowym,
- dwa 56-bitowe akumulatory,
- zagnieżdżona sprzętowa pętla DO,
- syntezer częstotliwości (układ z pętlą synchronizacji fazowej),
- układy peryferyjne wbudowane w układ procesora (24 programowalne linie wejścia-wyjścia, 8-bitowy równoległy sprzęg nadrzędny),
- asynchroniczny szeregowy sprzęg komunikacyjny (SCI),
- synchroniczny sprzęg szeregowy (SSI),
- dwie pamięci danych (RAM 256x24-bity),
- dwie pamięci (ROM 256x24-bity)
- pamięć programu (RAM 512x24-bity),
- możliwość adresowania pamięci zewnętrznych: (128Kx24-bity dla pamięci danych, 64Kx24-bity dla pamięci programu),

sowań w kodowaniu mowy, w telekomunikacji oraz w układach sterowania.

Reprezentantami rodziny 56100 są układy DSP56156, DSP56166. Architektura tych procesorów jest wzbogacona o przetwornik A/C i C/A typu sigma-delta oraz układ pętli synchronizacji fazowej, co w połączeniu z dużą wydajnością samego rdzenia układów zapewnia kompletne przetwarzanie sygnałów dźwiękowych w ich wnętrzu. Zakres zastosowań powyższych układów obejmuje zwłaszcza systemy komunikacyjne; szczególnym przykładem może być telefonia komórkowa zdecydowanie opanowana przez układy DSP.

Rodzina DSP56000

Rodzina DSP56000 składa się z wysokowydajnych 24-bitowych, stałoprzecinkowych procesorów sygnałowych.

Jest to rodzina układów wysoko-zintegrowanych zawierających pamięci, porty komunikacyjne oraz sprzęgi nadrzędne. Zakres dynamiki ukła-

dów, niska zakłócalność, duża szybkość, jak również wysoka dokładność, szczególnie predysponuje te procesory do zaawansowanych aplikacji komunikacyjnych, systemów multimedialnych, robotyki, motoryzacji, układów sterowania oraz aparatury medycznej.

Procesory tej rodziny były pierwszymi procesorami posiadającymi architekturę Harvard z rozszerzoną potrójną magistralą, mogącymi pobierać instrukcję wraz z dwoma fragmentami danych jednocześnie. 24-bitowa architektura rodziny jest zbudowana na bazie trzech rozdzielonych jednostek wykonawczych, które umożliwiają wykonywanie niezależnie i jednocześnie aż siedmiu podstawowych instrukcji. Trzy rodzaje arytmetyki adresowej (liniowa, moduło, odwrotnego przeniesienia) są przygotowane do specyficznej organizacji danych i wspólnie przyspieszają proces adresowania. Dzięki umieszczeniu sześciu pamięci w układzie procesora, czas niezbędny do komunikacji procesora z pamięcią został wyraźnie zredukowany w porównaniu z czasem dostępu do pamięci zewnętrznych, których użycie jest również możliwe. Procesory tej rodziny posiadają pięć układów peryferyjnych: sprzęg nadrzędny, asynchroniczny szeregowy sprzęg komunikacyjny (SCI - Serial Communication Interface), szeregowy sprzęg synchroniczny, 24 równoległe linie wejścia-wyjścia oraz układ czasowy (timer).

Oferta procesorów tej generacji składa się z kilku propozycji układowych różniących się wersją zegarową oraz konfiguracją układów pe-

Dane techniczne rodziny 56100:

- wydajność obliczeniowa 20 MIPS przy 50ns cyklu rozkazowym i zegarze 40MHz,
- 16x16 mnożenie i akumulowanie 40-bitowe,
- wbudowany przetwornik A/D i D/A typu sigma-delta,
- sprzętowe rozwiązywanie zagnieżdżonej pętli DO,
- syntezer częstotliwości (układ pętli synchronizacji fazowej),
- 24 linie wejścia-wyjścia,
- sprzęg nadrzędny,
- dwa sprzęgi szeregowy,
- 16-bitowy układ czasowy z zewnętrznym wejściem-wyjściem,
- pamięć danych (RAM 2Kx16-bitów),
- pamięć programu (RAM 2Kx16-bitów),
- wbudowany emulator (OnCE)

Dane techniczne rodziny 96000:

- wydajność obliczeniowa 20 MIPS i MFLOPS przy 50ns cyklu rozkazowym i zegarze 40MHz,
- 32 x 32 równoległe mnożenie i akumulowanie z 96-bitowym wynikiem,
- dziesięć 96-bitowych akumulatorów,
- standard pojedynczej precyzji IEEE 754,
- szybkie przerwania wektorowe,
- dwie niezależne pamięci danych (RAM 512x32-bity),
- dwie niezależne pamięci danych (ROM 1024x32-bity),
- pamięć programu (RAM 1024x32-bity),
- możliwość adresowania pamięci zewnętrznych (2×2^{32} 32-bitowych słów pamięci danych i pamięci programu),
- wbudowany emulator (OnCE).

ryferyjnych. Jako przedstawiciele rodziny należy wymienić układy: DSP56000, DSP56001, DSP56C001, DSP56002, DSP56L002 i DSP56004. Wszystkie procesory są zgodne ze sobą na poziomie kodu źródłowego. Układy DSP56000 posiada specyfikowaną przez użytkownika pamięć programu ROM (3,75Kx24), natomiast DSP56001 bazuje na pamięci programu RAM (512x24). Kolejnym członkiem tej rodziny o podobnej konfiguracji układów peryferyjnych i pamięci jest DSP56002. W porównaniu z poprzednimi, procesor ten jest dodatkowo wyposażony w układ pętli synchronizacji fazy, emulator OnCE oraz możliwość pracy z zegarem o częstotliwości 40MHz. Uwagę zwraca wersja procesora DSP56002 (DSP56L002) pracująca przy napięciu zasilania 3V i niskim poborze mocy, tak istotnym w aplikacjach zasilanych bateryjnie.

Rodzina DSP96000

Trzecią linię procesorów sygnałowych firmy MOTOROLA tworzą procesory 32-bitowe zmiennoprzecinkowe. Rodzina DSP96000 jest przeznaczona do zaawansowanych układów multimedialnych. Systemy animacji komputerowej, szybka grafika trójwymiarowa, rozpoznawanie mowy czy szybkie cyfrowe systemy komunikacji to dziedziny mogące w pełni wykorzystać możliwości tej generacji procesorów. Pierwszym członkiem tej rodziny jest jednoukładowy 32-bitowy procesor 96002. W tym jednym układzie firma MOTOROLA zgromadziła cechy umożliwiające wysokiej jakości obróbkę grafiki, obrazów oraz dźwięku.

Układ 96002 może pracować jako niezależne urządzenie lub jako część konfiguracji wieloprocusoro-

wej. Korzystając z dwóch 32-bitowych portów procesor 96002 może odbierać i transmitować dane bezpośrednio do innych procesorów. Układ jest zgodny z liniami procesorów 16- i 24-bitowych.

Architektura tego procesora składa się z czterech autonomicznych jednostek wykonawczych. Pierwsza z nich to jednostka arytmetyczno-logiczna (ALU) obsługująca główne operacje matematyczno-logiczne układu. Jednostka sterująca programem (PCU) zarządza wykonywaniem programu, pobiera i dekoduje instrukcje oraz przesyła je do innych jednostek wykonawczych. Układ generacji adresu (AGU) oblicza adresy danych pobieranych z pamięci. Dwukanałowy kontroler DMA zapewnia wewnętrzne i zewnętrzne przesyłanie danych bez przerywania pracy innych jednostek wykonawczych.

ALU składa się ze zmiennoprzecinkowej mnożarki i zmiennoprzecinkowego układu sumująco-odejmującego. Układy sumujący i odejmujący pracują równoległe, co jest szczególną zaletą. Pamięci umieszczone w układzie wraz z szybkimi magistralami zapewniają wysoką wydajność procesora. Układ pamięci ROM typu „bootstrap“ zawiera podstawowe procedury inicjalizujące system. Dwie pamięci ROM zawierają tabele z wartościami funkcji sinus i cosinus, które są niezwykle użyteczne w aplikacjach związanych z grafiką, obrazami i dźwiękiem.

Sam układ procesora to nie wszystko

Sprawne opracowanie i uruchomienie systemu mikroprocesorowego nie jest możliwe bez oprogramowania narzędziowego oraz sprzętowego systemu uruchomieniowego.

Firma MOTOROLA w swej ofercie zapewnia oprogramowanie narzędziowe dla komputerów IBM PC, Macintosh II, SUN-3, SUN-4. Pakiety programowe dla danego systemu zawierają symulator, assembler, linker i biblioteki. W ofercie znajdują się również kompilatory języka C dla wszystkich generacji procesorów.

Dla projektantów piszących do tej pory oprogramowanie dla procesorów firmy Texas Instruments, MOTOROLA przygotowała translator umożliwiający konwersję kodu źródłowego procesora 32010 na kod DSP56000.

Producent oferuje także kompletne systemy uruchomieniowe umożliwiające szybkie projektowanie i testowanie systemów docelowych. Pakiety te są niezwykle użyteczne na etapie opracowywania prototypów, zarówno w zakresie oprogramowania jak i części sprzętowej.

W skład pakietu wchodzi:

- moduł aplikacyjny (zawierający procesor oraz układy sterowania),
- karta interfejsu nadrzędnego umożliwiającego komunikację komputera z modułem procesora,
- płytki konwertera poleceń współpracująca z emulatorem OnCE procesora,
- oprogramowanie konsolidujące system uruchomieniowy.

mgr inż. Jacek Smoląg