

# Nowe narzędzia ZiLOGa



Fot. 1.

Pretekstem do przygotowania tego artykułu był ogłoszony przez ZiLOGa konkurs na projekt wykonany na procesorze Z80S183. Aby nieco ułatwić Czytelnikom orientację w możliwościach tych układów i zaletach przygotowanych dla nich przez ZiLOGa narzędzi, rozpoczniemy od krótkiej prezentacji tych bardzo interesujących układów.

## Tajemniczy Z80S183

Rdzeń procesora Z80S183 oparto na zmodyfikowanej, szybszej o ok. 30% jednostce centralnej Z180. Jest to więc procesor 8-bitowy, zgodny programowo z popularnym Z80. Obszar adresowania pamięci rozszerzono do 1MB, a szybkie operacje na danych umożliwiają dwa zestawy wewnętrznych rejestrów. Zaletą rdzenia procesorów Z180 jest ich w pełni statyczna budowa logiczna, dzięki czemu użytkownik może dowolnie regulować

częstotliwość taktowania układu. Obecnie dostępne wersje mogą pracować w przedziale częstotliwości 0..33MHz.

W nomenklaturze producenta procesor Z80S183 nosi nazwę kontrolera *mixed-signal*, czyli układu równie dobrze „czującego” się w świecie analogowym, jak i cyfrowym. Określenie to jest w pełni usprawiedliwione: w strukturę procesora wbudowano bowiem 10-bitowy przetwornik C/A oraz 8-kanalowy, 10-bitowy przetwornik A/C (próbkowanie 500kHz!), które zapewniają dwukierunkową wymianę informacji analogowych oraz szereg peryferiów komunikacyjnych łączących procesor z otoczeniem cyfrowym (rys. 1). Oprócz 32-bitowego zestawu portów I/O, procesor wyposażono w port szeregowy CSI/O, dwa bardzo elastyczne porty komunikacyjne ASCII oraz programowany generator przebiegów POG. Rozbudowany system przerwań współpracuje ze wszystkimi peryferiami, a doskonale zorganizowane sprzętowe wspomaganie ich obsługi w znacznym stopniu zwalnia użytkownika z rozwiązywania wielu problemów „podstawowych” związanych z obsługą przerwań.

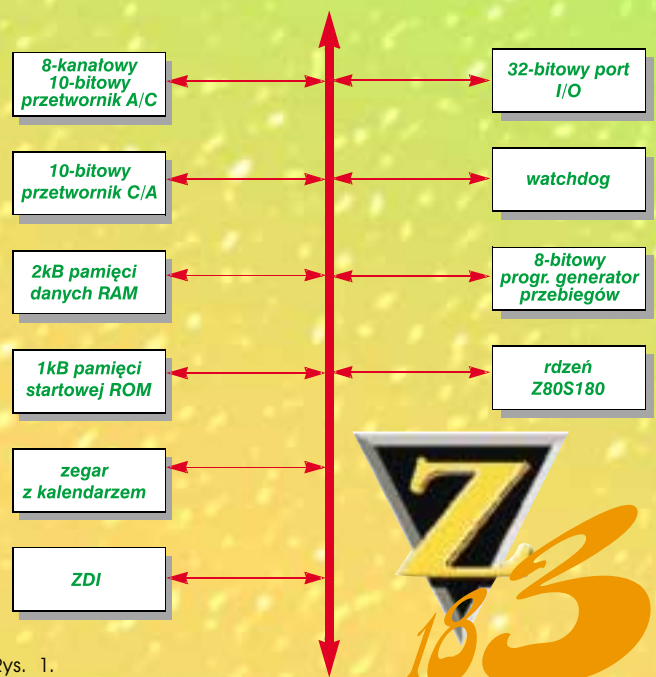
Standardowym wyposażeniem procesorów Z80S183 są także: 1kB pamięci startowej ROM, w której znajduje się szereg gotowych procedur umożliwiających m.in. modyfikację pamięci Flash

i RAM poprzez wewnętrzny port szeregowy, 2kB statycznej pamięci RAM, pętla FLL służąca do powielania x502 lub x1024 razy częstotliwości oscylatora wykorzystywanego jako wzorzec częstotliwości RTC, watchdog oraz sprzętowy zegar czasu rzeczywistego z kalendarzem (sic!). Częstotliwość będąca efektem powielania może służyć do taktowania rdzenia procesora.

Stosunkowo nowym rozwiązaniem jest wbudowany w procesor dwuliniowy interfejs ZDI, który służy do dołączenia sprzętowego emulatora-debuggera.

## Sprawdź jak to działa

W celach poznawczych ZiLOG przygotował doskonały sterownik mikroprocesorowy (fot. 1), którego „sercem” jest Z80S183. Zestaw wyposażono w szybką pa-



Rys. 1.

### W skład zestawu Z80S183 Evaluation Kit wchodzi:

- ✓ płytka z procesorem Z80S183 i bogatym zestawem peryferiów, w tym portem ZDI,
- ✓ zasilacz sieciowy (niestety tylko w wersji amerykańskiej),
- ✓ dyskietka z programami demonstracyjnymi,
- ✓ kabel RS232,
- ✓ dokumentacja,
- ✓ katalog ZiLOGa na CD-ROM.



**W skład zestawu Zpak wchodzi:**

- ✓ emulator-debugger sprzętowy Zpak,
- ✓ kabel RS232,
- ✓ zasilacz (niestety w wersji amerykańskiej),
- ✓ dokumentacja,
- ✓ kabel emulacyjny ZDI,
- ✓ płyta CD-ROM z programem ZDS.



Fot. 2.

mięć SRAM o pojemności 128kB, pamięć programu EPROM (można stosować 2764, 27256, 27512, 27C020 lub 29C256), szeregowy interfejs RS232, piezoceramiczny przetwornik głośnikowy, stabilizator napięcia zasilającego oraz szereg analogowych modułów peryferyjnych służących do weryfikacji pracy przetworników wbudowanych w Z80S183. Zastosowanie prezentowanego w artykule sterownika ułatwia bogaty zestaw złącz szplinkowych oraz jumperów pozwalających na jego „elastyczne” skonfigurowanie.

Dostarczana w zestawie pamięć EPROM zawiera program monitorujący jego pracę, umożliwiający realizację przez procesor kilku prostych poleceń związanych z operacjami na pamięci, rejestrach, ładowanie plików HEX, a także uruchamianie programu umieszczonego pod wskazanym adresem.

W skład zestawu wchodzi także program (w wersji źródłowej w C i skompilowanej) nazwany *DeviceDriver*, który składa się z szeregu procedur ułatwiających dostęp do peryferiów znajdujących się na płycie ewaluacyjnej.

Oprogramowanie wchodzące w skład zestawu jest dostarczane na dyskietce 3,5". Instalacja pakietu wymaga środowiska Windows i przebiega w sposób dla niego typowy. Ze względu na specyfikę dostarczonych przez producenta materiałów, po

instalacji programu nie zostaje w systemie żaden ślad oprócz plików zainstalowanych w podanym podczas instalacji katalogu.

Oprócz elementów wchodzących w skład zestawu *DeviceDriver*, na dysku są instalowane dwa programy pracujące w środowisku DOS, służące do generacji procedur inicjujących rdzeń procesora (*z183core.exe*) i jego peryferia (*z183epm.exe*). Po ustaleniu wartości początkowych wybranych rejestrów można wygenerować odpowiadający sekwencji inicjującej kod w C lub asemblerze. W dokumentacji zestawu programy te skrzętnie pominięto.

**poEmulować sobie**

Opracowany przez Ziloga *Zpak* (fot. 2) jest sprzętowym emulatorem-debuggerem współpracującym ze wszystkimi procesorami Ziloga wyposażonymi w interfejs ZDI (ang. Zilog Debugger Interface). Od strony sprzętowej ZDI jest niemal identyczny z I<sup>2</sup>C, a „siła” tego interfejsu jest ukryta w zaaplikowanych w procesorach rozwiązaniach sprzętowych i przemysłowym protokołem.

Emulator *Zpak* jest prosty w obsłudze, a komfort pracy z nim podnosi doskonale, znane z wcześniejszych publikacji w EP, oprogramowanie narzędziowe *Zilog Development Studio*. Jest to uniwersalny zestaw programów, po których poruszanie się ułatwia bardzo przejrzyste zorganizowany *shell* (rys. 2). Z jego poziomu można wykonać wszelkie operacje związane z kompilacją programu, jego symulacją, ustawianiem pułapek, przerwami sprzętowych, itp. Oprócz pakietu ZDS, na dysku komputera są instalowane programy pomocnicze, demonstracyjne oraz konwerter formatów plików (rys. 3).

Na płycie czołowej *Zpaka* znajdują się trzy diody świecące sygnalizujące aktualny stan pracy urządzenia, przycisk zerowania oraz 6-stykowe złącze ZDI. W tylnej części płytki ulokowano złącze RS232, gniazdo zasilania oraz złącze portu USB (zastąpi RS232 i będzie obsługiwany przez kolejne wersje ZDS).

Konstrukcja *Zpaka* i wykorzystanie złącza ZDI umożliwia emulację programu w czasie rzeczywistym (z obniżoną do 8MHz częstotliwością taktowania emulowanego systemu) oraz śledzenie na bieżąco stanów wybranych wskaźników wykorzystywanych w testowanym programie i rejestrów procesora.

**Wnioski z testów**

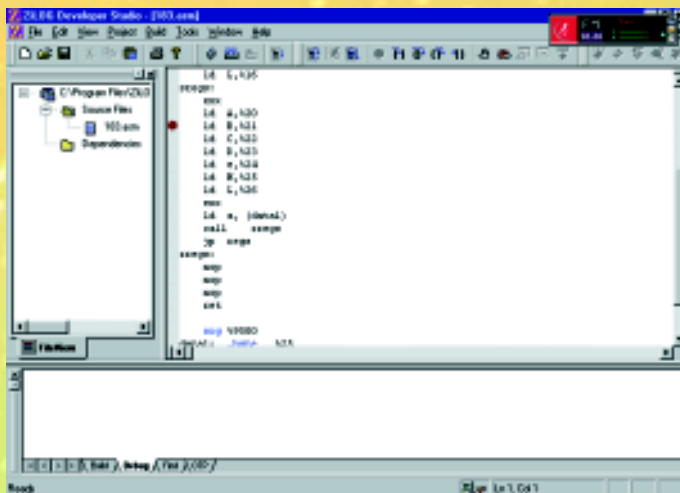
Przeprowadzone w redakcyjnym laboratorium testy dowiodły zalet proponowanego przez Ziloga zestawu. Jedyną wycieczną niedogodnością było wyposażenie zestawów w nieprzydatne w Europie zasilacze sieciowe oraz dość skąpa, zwłaszcza w przypadku *Zpaka*, dokumentacja. Sytuacji nie poprawia dostęp do Internetu, w którym Zilog udostępnia elektroniczne wersje dokumentów, w które są wyposażane zestawy.

**Piotr Zbysiński, AVT**  
piotr.zbysinski@ep.com.pl

Zestawy prezentowane w artykule udostępniła redakcji firma Eurodis, tel. (0-71) 367-57-41, [www.eurodis.com.pl](http://www.eurodis.com.pl), [zilog@eurodis.com.pl](mailto:zilog@eurodis.com.pl).

Dodatkowe materiały związane z zestawami i procesorem prezentowanymi w artykule są dostępne w Internecie pod adresami:

- program ZDS oraz kompilatory C można ściągnąć ze strony: <http://www.zilog.com/support/sd.html>,
- informacje o emulatorze *Zpak*: <http://www.zilog.com/pdfs/develop/emulators/zdi23200zpk.pdf>,
- informacje o zestawie ewaluacyjnym *Z80S183*: [http://www.zilog.com/pdfs/develop/evaluation\\_boards/z80s1830100zco.pdf](http://www.zilog.com/pdfs/develop/evaluation_boards/z80s1830100zco.pdf), oraz na płycie CD-EP12/2000B w katalogu \Zilog.



Rys. 2.



Rys. 3.