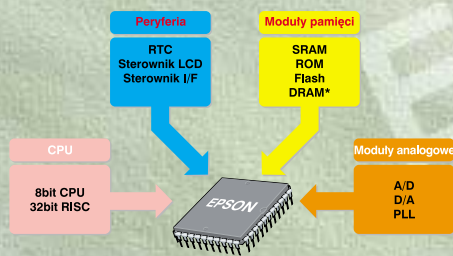
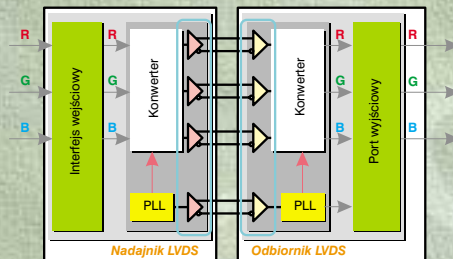


ASIC w wydaniu firmy Epson, część 2

W drugiej, ostatniej części artykułu przedstawiamy szczegóły architektury układów Gate Array firmy Epson oraz gotowe moduły biblioteczne, z których korzystanie znacznie upraszcza i przyspiesza proces projektowania.



Rys. 3.



Rys. 4.

O atrakcyjności układów Gate Array decyduje kilka czynników, które omówimy kolejno.

Podstawowym czynnikiem jest bardzo duża gęstość upakowania, dzięki czemu w pojedynczej strukturze można zamieścić bardzo rozbudowane systemy sterujące, a nawet bardzo szybkie mikroprocesory o 32-bitowym słowie danych (rys. 3). Tworzenie strukturalnie złożonych układów ułatwiają bardzo bogate biblioteki gotowych, przetestowanych modułów. Dostępne obecnie funkcje przedstawiamy w tab. 2. Ponieważ firma intensywnie pracuje nad rozwijaniem nowych makrofunkcji, dane przedstawione w tej tabeli należy traktować tylko jako orientacyjne. Jak już wspomnieliśmy w poprzedniej części artykułu, oferowane są także makrofunkcje z opisem pamięci RAM, pętli fazowych PLL oraz cała gama interesujących rozwiązań dla użytkowników analogowych ASIC-ów.

Kolejnym atutem układów serii SLA jest możliwość łączenia w jednej strukturze bloków analogowych i cyfrowych, co zaowocowało m.in. wyposażeniem układów SLA50K w analogowe interfejsy do różnicowego przesyłania sygnałów cyfrowych o małych amplitudach LVDS (ang. Low Voltage Differential Signaling). Dzięki nim układy SLA doskonale radzą sobie z bardzo szybkimi sygnałami cyfrowymi, które można przesyłać z maksymalną częstotliwością taktowania 83MHz (rys. 4).

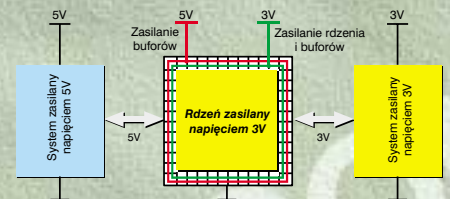
Coraz większego znaczenia praktycznego nabiera możliwość zasilania układu napięciem o niewielkiej wartości (3 lub 3,3V), z jednoczesnym umożliwieniem współpracy ze standardowymi układami logicznymi zasilanymi napięciem 5V. Konstruktorzy firmy Epson przewidzieli dwa sposoby współpracy z systemami 5-woltowymi:

- zasilanie rdzenia i części buforów układu ASIC napięciem 3V, a buforów współpracujących z systemem 5-woltowym oddzielnym napięciem o wartości 5V (rys. 5);
- zasilanie rdzenia i wszystkich buforów napięciem 3V, z jednoczesnym skonfigurowaniem buforów wejściowych do trybu bezpiecznego w systemach dwunapięciowych (rys. 6).

Epson nieustannie rozwija możliwości swoich układów, w związku z czym zapowiadana jest kolejna atrakcja dla użytkowników - wbudowanie w strukturę bloku pamięci Flash, która na początku dostępna będzie tylko w układach serii SSL. Pamięć ta może mieć maksymalną pojemność 4Mb, a o jej organizacji w pełni decyduje użytkownik. Programowanie i kasowanie jej zawartości możliwe jest przy zasilaniu struktury napięciem o wartości od 2,3V.

Tak więc, dzięki bardzo dużym możliwościom układów ASIC oferowanych przez firmę Epson i standardowemu interfejsowi projektowemu (do wykonania układu wystarcza opis w języku VHDL), praktycznie każdy może pokusić się o wykonanie własnego projektu w tej nowoczesnej technologii, która jest cenowo konkurencyjna także dla niewielkich partii produkcyjnych.

Andreas Wehr,
Product Marketing Engineer w firmie Epson

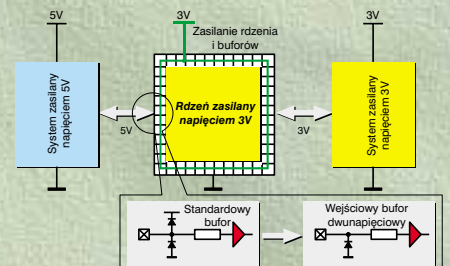


Rys. 5.

Przedstawicielem firmy Epson w Polsce jest firma Eurodis (tel. (0-71) 675-741).

Katalog podzespołów firmy Epson znajduje się na płycie CD-EP8.

Noty katalogowe układów Gate Array firmy Epson znajdują się na płycie CD-EP03/2000 w katalogu \Epson, dostępne są także w Internecie pod adresem: <http://www.epson-electronics.de/product/asic/asic.htm>.



Rys. 6.

Nazwa	Funkcja	Liczba niezbędnych bramek	Przygotowane dla
LCD	Sterownik LCD	6..12,5k	SLA50K, 40K, 30K, 9KF
DMA	Sterownik DMA	6,8..7,3k	SLA50K, 40K, 30K
RTC	Zegar czasu rzeczywistego	3,5..4,7k	SLA50K, 40K, 30K, 9KF
USART-8251	Interfejs szeregowy	3,3..3,8k	SLA50K, 40K, 30K, 9KF
PIT-8254	Programowany timer	6,1..6,7k	SLA50K, 40K, 30K
PPI-8255	Programowany interfejs równoległy	1,3..1,5k	SLA50K, 40K, 30K, 9KF
PIC-8259	Programowany kontroler przerwań	3,1..4,4k	SLA50K, 40K, 30K
UART - 16550	Szybki interfejs szeregowy z FIFO	10,3..13,1k	SLA50K, 40K, 30K, 9KF
CPU-Z80	Mikroprocesor Z80 w wersji 8 i 16-bitowej	5,3..14,1k	SLA50K, 40K, 30K, 9KF
LVDS	Interfejs różnicowy LVDS		SLA50K, 40K
USB	Szybka (12Mb) wersja interfejsu USB		SLA50K, 40K
IrDA ver 1.1	Interfejs IrDA 4Mb/s.		SLA50KH, 40K
PCMCIA	Emulacja układów SPC8281F0A, SPC8282F1A		SLA50kH, 40K
PCI	Kontroler Slave PCI		SLA50kH, 40K, 30K
I ² C	Interfejs I ² C Master/Slave		SLA50kH, 40K, 30K, 9KF