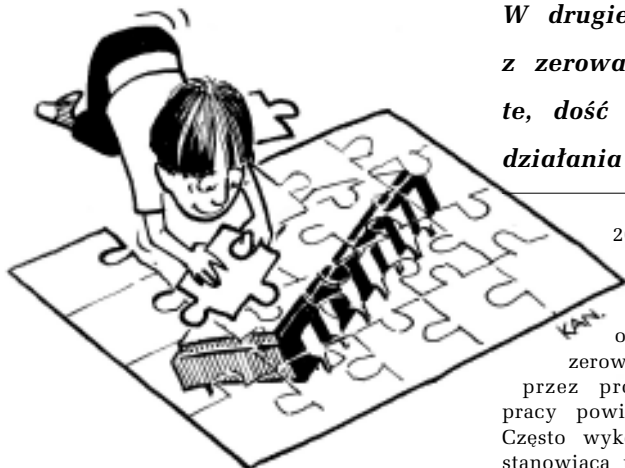


Podstawy projektowania systemów mikroprocesorowych, część 2



W drugiej części artykułu przedstawiamy zagadnienia związane z zerowaniem oraz taktowaniem mikrokontrolerów. Zagadnienia te, dość często lekceważone, mają ogromny wpływ na jakość działania wszelkich urządzeń cyfrowych.

3, 2, 1, start! Zerowanie mikrokontrolera

W każdym systemie wykorzystującym mikrokontroler musi istnieć układ zapewniający generację sygnału zerującego. W wyniku zerowania (RESET) wszystkie linie portów mikrokontrolera przyjmują stan 1, licznik rozkazów przyjmuje wartość 0000h, rejestry SFR przyjmują odpowiednie dla siebie wartości początkowe. Minimalna długość trwania sygnału RESET wynosi 2 cykle maszynowe (24 takty zegara), zakładając, że układ jest zasilany i pracuje generator sygnału zegarowego. Jeśli zerowanie następuje przy włączeniu napięcia zasilania (lub jako wyjście ze stanu *Power Down*), to trzeba uwzględnić czas potrzebny na osiągnięcie przez napięcie zasilania wartości nominalnej oraz czas wzbudzenia się generatora sygnału zegarowego - bezpieczny czas trwania impulsu RESET wynosi minimum 10 ms. Omawiane mikrokontrolery firmy Atmel wymagają podania na wejście RST stanu 1 w celu wykonania operacji zerowania.

Wejście zerowania mikrokontrolerów '51 jest wejściem Schmitta, pozwala to na zastosowanie najprostszyc układów zerowania w postaci obwodu RC (rys. 2 i 3, EP3/2003). Możliwe jest wykorzystanie samego kondensatora, ponieważ mikrokontrolery Atmel posiadają wbudowany rezystor o wartości z przedziału

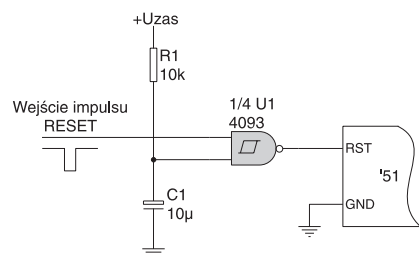
20...300 k Ω zwierający wyprowadzenie RST do masy. Duży rozrzut wartości tego rezystora nie pozwala na odpowiednie dobranie czasu zerowania - kondensator zalecany przez producenta w takim układzie pracy powinien mieć wartość 2,2 μ F. Często wykorzystywaną parą elementów stanowiącą układ zerowania jest kondensator 10 μ F i rezystor 10 k Ω - wartości te zapewniają czasy zerowania w granicach 50...70 ms (z uwzględnieniem wpływu wewnętrznego rezystora), co z odpowiednim zapasem spełnia warunek prawidłowego sygnału RESET.

Czasami zachodzi potrzeba ręcznego zerowania mikrokontrolera. Do tego celu wykorzystuje się układ zwierający kondensator obwodu zerowania w celu ponownego wprowadzenia stanu wysokiego na wyprowadzenie RST. Może to być wykonane zarówno przy pomocy przycisku, styku przełącznika, jak i przy pomocy elementu elektronicznego - tranzystora. Nie zaleca się zerowania przez dołączenie do wyprowadzenia RST razem z obwodem RC wyjścia bramki układu cyfrowego CMOS czy TTL, a to ze względu na znaczny prąd rozładowania kondensatora - dołączona bramka nie ulegnie uszkodzeniu, jednak krótki impuls cyfrowy może nie dać rady rozładować kondensatora z powodu ograniczonej wydajności prądowej bramki. Jeżeli chcemy zastosować taki obwód, musimy zapewnić zerowanie przy włączeniu zasilania zrealizowane po stronie wejść dodatkowego układu cyfrowego (rys. 4). Wówczas wystarczy zewnętrzny impuls zerujący o wydajności zwykłej bramki cyfrowej - lecz musi on trwać minimum 2 cykle maszynowe. W przedstawionym układzie stanem aktywnym zewnętrznego impulsu RESET jest stan niski. W celu zapewnienia zerowania po włączeniu zasilania zastosowano podobny do standardowego obwód RC, lecz zamieniając miejscami elementy i uwzględniając w ten sposób negację wprowadzaną przez bramkę NAND. Z powodu małej szybkości narastania napięcia na kondensatorze konieczne jest zastosowanie bramki z wejściem Schmitta.

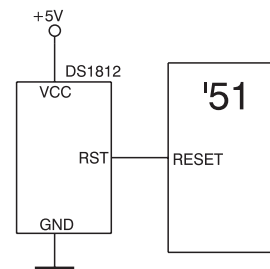
Warto wspomnieć, że istnieje wiele układów zerowania zbudowanych w postaci scalonej. Układy te monitorują na-

pięcia zasilania i w razie potrzeby generują sygnał zerujący o odpowiednich parametrach (np. DS1812, MAX810 i inne). Schemat aplikacyjny układu DS1812 pokazano na rys. 5.

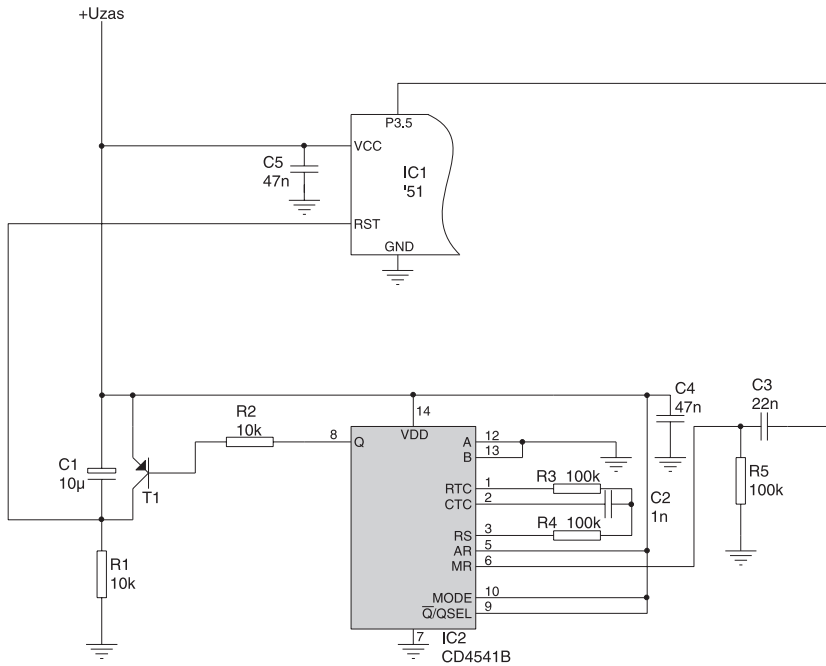
W układach pracujących z podtrzymaniem baterijnym lub spełniających odpowiedzialne funkcje często stosuje się układy nadzorujące watchdog. Są to zazwyczaj odpowiednio zbudowane liczniki, które muszą być cyklicznie zerowane przez odpowiednie rozkazy programowe - zaniechanie zerowania przez dłuższy okres (np. w wyniku zawieszenia się procesora) powoduje wygenerowanie sygnału zerującego (RESET). Choć układy takie wbudowane są w bardziej rozbudowane układy rodziny '51, to jednak „atmelowskie” wersje mikrokontrolerów '51 ich nie posiadają. Na szczęście można zbudować taki system, wykorzystując popularne układy cyfrowe. Podobnie jak w przypadku zerowania, także tutaj można zastosować jakiś specjalizowany układ scalony, najtaniej jednak jest użyć podzespołów powszechnie dostępnych i tanich. Na rys. 6 przedstawiony został układ zerujący wzbogacony o licznik realizujący funkcję watchdog. Wykorzystano tutaj popularny i niedrogi układ czasowy CMOS 4541, tranzystor PNP i kilka elementów R i C. Elementy R3, R4 i C2 stanowią obwód wyznaczający częstotliwość pracy wewnętrznego generatora. Wytwarzane przez niego impulsy są zliczane w liczniku, a przepełnienie licznika powoduje ustawienie wyjścia Q w stan niski, co spowoduje wyzerowanie procesora. Stopień licznika określony jest przez połączenie wyprowadzeń A i B. Dla układu przedstawionego na rysunku niezzerowany licznik przepełni się po czasie około 0,5 sekundy. Wejście zerowania licznika watchdog sterowane jest z wy-



Rys. 4



Rys. 5



Rys. 6

przewodzenia P3.5 za pośrednictwem układu różniczkującego - układ zerowany jest przy narastającym zboczu sygnału na P3.5. Błędem byłoby bezpośrednie połączenie wyprowadzenia zerującego układu watchdog i wyprowadzenia procesora, ponieważ układ nie zadziałałby w przypadku zawieszenia się programu, gdy na P3.5 byłby stan wysoki (watchdog byłby cały czas zerowany).

Obsługa programowa układu nadzorującego watchdog polega na cyklicznym (częściej niż raz na 0,5 sekundy dla opisanego układu) generowaniu zbocza narastającego (impulsów), powodującego wyzerowanie licznika. Błędem jest użycie do tego celu podprogramu obsługi przerwania, gdyż mimo zawieszenia się programu głównego przerwania mogą nadal funkcjonować w pełni sprawnie. Najlepiej jest umieścić rozkaz negacji wyprowadzenia (lub rozkazy ustawiania i zerowania) w pętli głównej programu oraz w wywoływanych procedurach, jeśli mogą one realizować się dłużej niż czas potrzebny na przepełnienie licznika watchdog. Przykładowy program mógłby wyglądać tak:

```
PETLA_GLOWNA:
; (rozkazy w pętli głównej)
LCALL FUNKCJA1
; wywołanie procedury "szybkiej"

; (rozkazy w pętli głównej)
LCALL FUNKCJA2
; wywołanie procedury "szybkiej"
CPL P3.5 ; negacja wyprowadzenia
; sygnału zerującego
; układ watchdog
; (rozkazy w pętli głównej)
LCALL FUNKCJA3
; wywołanie procedury "wolnej"
LJMP PETLA_GLOWNA
; skok do początku pętli głównej
```

Podprogram FUNKCJA3 należy zrealizować tak:

```
FUNKCJA3:
; (rozkazy danej funkcji)
PETLA:
SETB P3.5
; ustawienie linii zerującej
; (rozkazy w pętli)
CLR P3.5
; wyzerowanie linii zerującej
CJNE A, #25, PETLA
; przykładowy warunek wykonywania
; pętli
; (rozkazy danej funkcji)
RET ; powrót do programu głównego
```

Należy pamiętać także o tym, że przedstawiony układ watchdog rozpoczyna pracę po włączeniu zasilania, więc rozkaz zerowania powinien być umieszczony także w części inicjującej procesor (rejstry, timery, itp.), szczególnie gdy procedury inicjujące są czasochłonne, np. zerowanie całej pamięci danych, odczyty nastaw z pamięci zewnętrznej lub inicjalizacja wolnych układów dołączonych do procesora. Jeżeli okaże się, że podprogram inicjujący „nie wyrobi się” w czasie potrzebnym na przepełnienie licznika watchdog, mikrokontroler będzie cyklicznie zerowany i program główny „nie ruszy”.

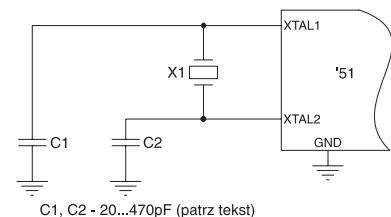
Przy projektowaniu urządzenia nie należy zapominać, że układy zerujące i watchdoga powinny pracować wtedy, gdy pracuje mikrokontroler, więc jeśli korzystamy z obwodu zasilania awaryjnego, te układy muszą być zasilane również z układu podtrzymania napięcia zasilającego. W przeciwnym razie, w przypadku zaniku głównego napięcia zasilającego, mikrokontroler zostanie zablokowany przez stale podawany sygnał RESET lub zostanie pozbawiony nadzoru sprawowanego przez układ watchdoga.

W przypadku urządzenia zawierającego układy współpracujące wymagające zerowania wraz z mikrokontrolerem, sygnał zerujący można uzyskać z sygnału zerującego mikrokontroler. Najprościej jest to zrealizować w przypadku układu zerowania przedstawionego na rys. 4 - wystarcza wówczas bezpośrednie połączenie końcówek RESET wszystkich układów z końcówką RST mikrokontrolera (lub poprzez negator, jeżeli współpracujące układy są zerowane zerem logicznym). W pozostałych przypadkach należy zastosować bufor (lub jeżeli potrzeba negator) z wejściem Schmitta pozwalający na sterowanie wolnozmiennym przebiegiem ładowania kondensatora. Jeżeli potrzebne jest zerowanie niezależne od wewnętrzного zerowania mikrokontrolera, to należy jako źródło sygnału zerującego wykorzystać jedną z linii portów i do niej dołączyć wyprowadzenia RESET współpracujących układów. Jeżeli aktywnym stanem wyprowadzeń RESET będzie stan wysoki, to układy zewnętrzne zostaną wyzerowane również podczas zerowania mikrokontrolera - wszystkie linie portów ustawiane są wtedy w stan 1.

Elektroniczny Tam-Tam, czyli taktowanie mikrokontrolera

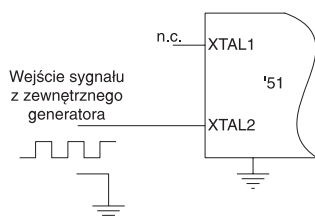
Każdy synchroniczny układ cyfrowy, a takim układem jest też mikrokontroler, potrzebuje do pracy sygnału taktującego (zegarowego) w celu synchronizacji przepływu informacji między poszczególnymi blokami. Sygnał zegarowy wyznacza również szybkość pracy mikrokontrolera. W większości mikrokontrolerów rodziny '51 cykl maszynowy trwa 12 cykli zegarowych, czyli rozkazy (te trwające jeden cykl maszynowy) są wykonywane z częstotliwością równą 1/12 częstotliwości generatora sygnału zegarowego.

Taktowanie omawianych mikrokontrolerów jest bardzo łatwe - wystarcza podłączenie do wyprowadzeń XTAL1 i XTAL2 rezonatora kwarcowego lub ceramicznego i dwóch kondensatorów (rys. 7). W przypadku rezonatorów kwarcowych producent zaleca dołączenie kondensatorów o pojemności 20 do 40 pF, dla rezonatorów ceramicznych - 30...50 pF. Czasami zdarza się jednak, że generator nie chce się wzbudzić - zwłaszcza dla kwarców o niskich częstotliwościach (np. popularny „zegarkowy” 32768 Hz) - najczęściej pomaga wtedy zwiększenie pojemności współpracujących kondensatorów (do np. 470 pF dla kwarców „zegarkowych”) lub obniżenie (!) napięcia zasilania (co spraw-



C1, C2 - 20...470pF (patrz tekst)

Rys. 7



Rys. 8

dzono w praktyce). Zwiększanie pojemności pomaga również wtedy, gdy rezonator wzбудzi się na częstotliwości owertonowej. Częstotliwość taktowania dla najszybszych wersji AT89C51 i AT89C51 i 52 może przyjmować wartości od 0 do 24 MHz.

Projektując układ mikroprocesorowy często zależy nam na dużej dokładności częstotliwości sygnału taktującego, który może być wykorzystywany np. jako wzorzec częstotliwości do realizowanego na drodze programowej zegara czasu rzeczywistego. Częstotliwość wzbudzenia się rezonatora może różnić się od częstotliwości znamionowej i wtedy zrealizowany zegar będzie „spieszny” lub „spóźniony”. W przypadku niewielkich odchyłek (np. dla zegara wynoszących kilka-kilkaście sekund na dobę) należy dokonać korekty pojemności układu generatora - zwiększanie pojemności zmniejsza częstotliwość (spowalnia zegar). Jeżeli odchyłki są wyższe, to pomóc może szeregowe włączenie z rezonatorem indukcyjności (rzędu μH) lub pojemności (kilka...kilkanaście pF). Włączenie pojemności zwiększa częstotliwość, indukcyjność częstotliwość zmniejsza. Dobrym pomysłem jest zastosowanie tutaj trymera lub cewki z rdzeniem mogącym zmieniać położenie. Umożliwi to naprawdę dokładne ustawienie żądanej częstotliwości. Możliwość bezpośredniego pomiaru częstotliwości pracy wbudowanego generatora jest ograniczona ze względu na od-

strajające działanie podłączanej sondy (najlepiej stosować sondy sprzęgane bezpołączeniowo lub sondy z wysoką impedancją wejściową, ewentualnie stosować połączenie za pośrednictwem kondensatora rzędu 1...2pF). W przypadku stosowania „dużych” Atmeli możliwy jest pomiar częstotliwości występującej na wyprowadzeniu ALE. Jeżeli mikrokontroler nie współpracuje z zewnętrzną pamięcią danych (program nie zawiera instrukcji MOVX), to częstotliwość na wyprowadzeniu ALE jest równa dokładnie 1/6 częstotliwości generatora zegarowego.

Układy rodziny '51 umożliwiają również pracę z zewnętrznym źródłem sygnału zegarowego (rys. 8). Mikrokontrolery Atmel wymagają w takiej sytuacji pozostawienie niepodłączonego wyprowadzenia XTAL2, a sygnał zegarowy (sygnał prostokątny o poziomach odpowiadających stanom 0 i 1) należy doprowadzić do wyprowadzenia XTAL1. Nie jest konieczne zachowanie wypełnienia impulsów na poziomie 50%. Możliwe jest zatem zastosowanie scalonych generatorów oferujących dużą dokładność i stabilność częstotliwości, a w trakcie uruchamiania można wykorzystać jako źródło sygnału zegarowego generator funkcyjny z wyjściem TTL - płynna zmiana częstotliwości taktowania umożliwia zwolnienie pracy mikrokontrolera praktycznie do jego zatrzymania, co pozwala na łatwą weryfikację generowanych przez mikrokontroler przebiegów w przypadku kłopotów z uruchomieniem oprogramowania.

Dobór częstotliwości zegarowej można rozpatrywać z dwóch punktów widzenia: jeżeli potrzebujemy dużej szybkości działania, to wybierzemy częstotliwość bliską maksymalnej, jeżeli budujemy układ energooszczędny, to stosujemy kwarc „zegarkowy” lub rezonator ceramiczny o częstotliwości kilkuset kHz.

Zawsze należy pamiętać o tym, że w danej aplikacji możemy potrzebować wykonywania jakiegoś podprogramu ze stałą częstotliwością - warto więc dobrać takie częstotliwości taktowania, które po podzieleniu przez liczbę całkowitą (najlepiej potęgę dwójki) dadzą częstotliwość jak najbliższą tej potrzebnej. Dodatkowo należy zwrócić uwagę na fakt, że częstotliwość zegarowa nie jest dostępna od strony programowej - program „widzi” jedynie 1/12 tej częstotliwości, co należy uwzględnić przy wyznaczaniu potrzebnej częstotliwości zegarowej.

Należy również wspomnieć, że układ wbudowanego w mikrokontroler generatora taktującego powoduje wzbudzenie się kwarcu na jego częstotliwości podstawowej (choć niekiedy rezonatory wzbudzają się na owertonie - zwłaszcza ceramiczne o niewielkich częstotliwościach), więc nie da się bez dodatkowych obwodów taktować mikrokontrolera '51 (nawet jeśli jest to przewidziane przez producenta) z częstotliwością większą niż 30 MHz (kwarcie o wyższych częstotliwościach są budowane niemal wyłącznie jako owertonowe). Jeżeli stosujemy taktowanie zewnętrzne (np. przy pomocy scalonego generatora), to można zmusić niektóre egzemplarze 24 MHz układów firmy Atmel, zarówno 20- jak i 40-nóżkowych, do pracy z częstotliwością przekraczającą 60 MHz! Obowiązuje tutaj podobna zasada jak przy *overclockingu* procesorów komputerów PC - układ może pracować niestabilnie przy tak dużych częstotliwościach. Jeżeli jednak z powodu wymaganych przez program zależności czasowych potrzebujemy częstotliwości taktowania do kilku MHz większej od maksymalnej częstotliwości pracy układu, to zazwyczaj nie ma się czego obawiać i śmiało takie niewielkie przetaktowanie można stosować.

Paweł Hadam