



PRODUCT

SAMPLE

KIT



# Specjalizowane układy CGS

National Semiconductor oferuje kilka typów układów CGS (ang. Clock Generation and Support). Najbardziej istotny podział pomiędzy nimi wynika z technologii wykonania:

- CMOS: układy CGS74ACT2524 oraz CGS74CT2527;
- bipolarne ECL: CGS100P2530 oraz CGS100P2531;
- bipolarne: największa rodzina (5 typów układów) - CGS74B2525, CGS74B2528, CGS74B303, CGS74B304, CGS74B305.

Układy 74ACT2524 są przeznaczone do tanich systemów komputerowych z procesorami Pentium oraz z szybszymi wersjami 486. Mają one 4 wyjścia o symetrycznej charakterystyce prądowej dla stanów niskiego i wysokiego (przy wydajności 24mA). Maksymalna częstotliwość pracy wynosi 100MHz, zaś maksymalny czas przesunięcia pomiędzy impulsami wyjściowymi wynosi 450ps. Pozostałe parametry dynamiczne i elektryczne zawarto w tabeli 1.

Układy 74B2525, 74CT2527 oraz 74B2528 charakteryzuje większa ilość wyjść (odpowiednio 8, 8, 10) i w przypadku układów bipolarnych nieco mniejsze maksymalne czę-

stotliwości pracy (tabela 2, 3 i 4). Ich głównym zastosowaniem są bardziej rozbudowane systemy procesorowe o dużej ilości urządzeń peryferyjnych, które trzeba precyzyjnie zsynchronizować z zegarem systemowym.

Bipolarne układy 74B303..305 mają, obok ultra-szybkich driverów, wbudowany w strukturę dodatkowy przerzutnik typu D, który pracuje jako dzielnik przez 2. Pozwala on na zasilanie systemu przebiegiem zegarowym o wypełnieniu 50%, co w niektórych przypadkach ma duże znaczenie. Przerzutnik ma wyprowadzone na zewnątrz wejścia kasujące CLR\ oraz ustawiające PRE\ oraz wejście zegarowe. Maksymalna częstotliwość sygnału zegarowego wynosi od 110MHz (B303 oraz B304) do 130MHz (B305). Parametry tych układów zamieszczono w tabelach 5, 6 i 7.

Ostatnią grupą układów CGS są CGS100P2530 oraz CGS100P2531 wykonane w technologii bipolarnej ECL (precyzyjnie PECL). Układ P2530 posiada jedno wejście zegarowe w standardzie napięciowym PECL i 10 wyjść TTL. Nieco inaczej jest zbudowany P2531 - posiada on dwa wejścia zegarowe PECL dla różnych przebiegów zegarowych i 10 wyjść TTL. Numer wejścia ze-

Niemieckie przedstawicielstwo firmy National Semiconductor nadesłało do naszej redakcji próbki najnowszych specjalizowanych układów przeznaczonych do zastosowania w szybkich systemach komputerowych i wszędzie tam, gdzie wymagane jest precyzyjne rozsyłanie przebiegów zegarowych. Opracowanie tych układów zostało spowodowane pojawieniem się na rynku procesorów pracujących z częstotliwościami zegarowymi rzędu 100...300MHz i jednoczesnym wprowadzaniem do produkcji systemów szybkich układów peryferyjnych, które muszą być precyzyjnie zsynchronizowane z głównym procesorem systemu. Dotychczas, przy poziomie produkcji kilkunastu..kilkuset tego typu komputerów miesięcznie, firmy radziły sobie z problemem utrzymania pełnej synchronizacji wszystkich elementów systemu metodami dyskretnymi - w chwili obecnej powszechnie stosowanie Pentium 100 oraz 150MHz nie jest już wizją dalekiej przyszłości, a nierzadko dniem powszednim. Podobnie jest z PowerPC, którego coraz szybsze wersje spotyka się nawet w komputerach domowych. Tak więc opracowanie kolejnego bardzo wąsko specjalizowanego układu było koniecznością.

Tabela 1. Parametry układu CGS74CT2524

Symbol	Min.	Typ.	Max.	Jedn.
dynamiczne				
t <sub>plH</sub>	3.5		9.0	[ns]
t <sub>pHl</sub>	3.5		9.0	[ns]
t <sub>OSHL</sub>			450	[ps]
t <sub>OSLH</sub>			450	[ps]
t <sub>PS</sub>			1.0	[ns]
F <sub>max</sub>		100		[MHz]
elektryczne				
V <sub>IH</sub>	1.5	2.0		[V]
V <sub>IL</sub>		0.8	1.5	[V]
V <sub>OH</sub>	4.4	4.9		[V]
V <sub>OL</sub>		0.001	0.1	[V]
I <sub>CC</sub>		8	80	[µA]

Tabela 2. Parametry układu CGS74B2525.

Symbol	Min.	Typ.	Max.	Jedn.
dynamiczne				
t <sub>plH</sub>	2.0	2.9	4.8	[ns]
t <sub>pHl</sub>	2.0	3.0	4.8	[ns]
t <sub>OSHL</sub>		150		[ps]
t <sub>OSLH</sub>		150		[ps]
t <sub>PS</sub>		0.6	1.5	[ns]
F <sub>max</sub>	50			[MHz]
elektryczne				
I <sub>out</sub>	-50		-150	[mA]
I <sub>inp</sub>			100	[µA]
V <sub>OH</sub>	2.4			[V]
V <sub>OL</sub>		0.35	0.5	[V]
I <sub>CC</sub>		30	42	[mA]

Tabela 3. Parametry układu CGS74CT2527

Symbol	Min.	Typ.	Max.	Jedn.
dynamiczne				
t <sub>plH</sub>	3.6		9.5	[ns]
t <sub>pHl</sub>	3.6		9.5	[ns]
t <sub>OSHL</sub>		150	450	[ps]
t <sub>OSLH</sub>		150	450	[ps]
F <sub>max</sub>		100		[MHz]
elektryczne				
V <sub>IH</sub>	1.5	2.0		[V]
V <sub>IL</sub>		0.8	1.5	[V]
V <sub>OH</sub>	4.4	4.9		[V]
V <sub>OL</sub>		0.001	0.1	[V]
I <sub>CC</sub>		8	80	[µA]

Tabela 4. Parametry układu CGS74B2528

Symbol	Min.	Typ.	Max.	Jedn.
dynamiczne				
t <sub>plH</sub>	3.0	4.5	7.0	[ns]
t <sub>pHl</sub>	3.0	4.5	7.0	[ns]
t <sub>OSHL</sub>		150	500	[ps]
t <sub>OSLH</sub>		150	500	[ps]
t <sub>PS</sub>		0.6	0.75	[ns]
F <sub>max</sub>		80		[MHz]
elektryczne				
I <sub>out</sub>	-50		-150	[mA]
I <sub>inp</sub>			100	[µA]
V <sub>OH</sub>	2.4			[V]
V <sub>OL</sub>		0.35	0.5	[V]
I <sub>CC</sub>		35	65	[mA]

Tabela 5. Parametry układu CGS74B303

Symbol	Min.	Typ.	Max.	Jedn.
dynamiczne				
$t_{pLH}$	4.0		8.0	[ns]
$t_{pHL}$	4.0		8.5	[ns]
$t_{OSHL}$		500	1000	[ps]
$t_{OSLH}$		300	750	[ps]
$t_{PS}$	1.0		1.2	[ns]
$F_{max}$	100			[MHz]
elektryczne				
$I_{out}$	-50		-150	[mA]
$I_{inp}$			100	[μA]
$V_{OH}$	2.4			[V]
$V_{OL}$		0.35	0.5	[V]
$I_{CC}$		27	60	[mA]

Tabela 6. Parametry układu CGS74B304

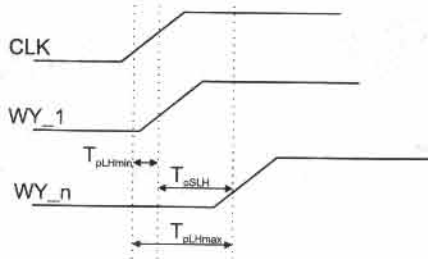
Symbol	Min.	Typ.	Max.	Jedn.
dynamiczne				
$t_{pLH}$	4.0		8.0	[ns]
$t_{pHL}$	4.0		8.5	[ns]
$t_{OSHL}$		500	900	[ps]
$t_{OSLH}$		500	900	[ps]
$t_{PS}$			1.1	[ns]
$F_{max}$	110			[MHz]
elektryczne				
$I_{out}$	-50		-150	[mA]
$I_{inp}$			100	[μA]
$V_{OH}$	2.4			[V]
$V_{OL}$		0.35	0.5	[V]
$I_{CC}$		42	55	[mA]

Tabela 7. Parametry układu CGS74B305

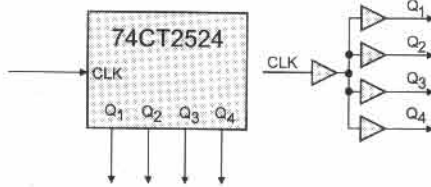
Symbol	Min.	Typ.	Max.	Jedn.
dynamiczne				
$t_{pLH}$	4.0		8.5	[ns]
$t_{pHL}$	4.0		8.5	[ns]
$t_{OSHL}$		400	750	[ps]
$t_{OSLH}$		400	750	[ps]
$t_{PS}$			1.45	[ns]
$F_{max}$	130			[MHz]
elektryczne				
$I_{out}$	-50		-150	[mA]
$I_{inp}$			100	[μA]
$V_{OH}$	2.4			[V]
$V_{OL}$		0.35	0.5	[V]
$I_{CC}$		42	55	[mA]

Tabela 8. Parametry układów CGS100P2530/2531

Symbol	Min.	Typ.	Max.	Jedn.
dynamiczne				
$t_{pLH}$	3.4	5.0	7.0	[ns]
$t_{pHL}$	3.4	5.0	7.0	[ns]
$t_{OSHL}$		150	550	[ps]
$t_{OSLH}$		150	550	[ps]
$t_{PS}$		0.6	1.1	[ns]
$F_{max}$	70			[MHz]
elektryczne				
$V_{diff}$	150			[mV]
$V_{OH}$	2.4			[V]
$V_{OL}$		0.35	0.5	[V]
$I_{CC}$			75	[mA]



Rys. 1.



Rys. 3.

garowego wybierany jest za pomocą wejścia SEL, które powinno być zasilane zgodnie ze standardem napięciowym PECL. Charakterystyczne dla obydwu układów parametry zamieszczono w tabeli 8.

Dla zwiększenia czytelności oznaczeń w tabelach z parametrami dynamicznymi, na rysunkach 1 i 2 przedstawiono graficzne definicje wszystkich opóźnień.

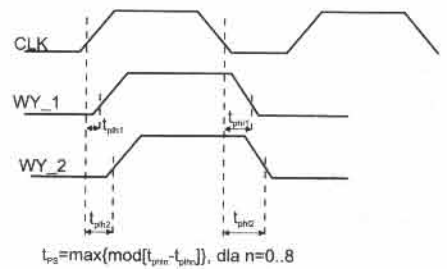
Na rysunkach 3.6 znajdują się symbole graficzne reprezentantów rodziny układów CGS wraz ze schematami przedstawiającymi w pewnym uproszczeniu ich budowę wewnętrzną.

Układy serii CGS są dostępne w kilku wersjach obudów, m.in. PLCC28, SOIP8, SOIP16, SOIP20 oraz DIL8. Najbardziej zalecanymi przez National Semiconductor do zastosowań w sprzęcie wyższej jakości są układy w obudowach PLCC, w których rozkład wyprowadzeń zaprojektowano z myślą o równomiernym rozprowadzeniu wyjściowych sygnałów zegarowych wokół układu.

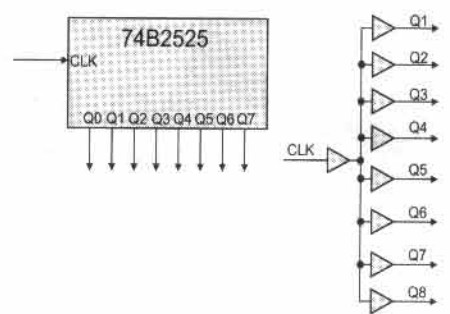
Kończąc tą krótką prezentację układów CGS warto zasygnalizować dalsze trendy w tej dziedzinie. Od początku 1995 roku dostępne są w ofercie National Semiconductor układy integrujące w jednej strukturze drivery rozprowadzające sygnał zegarowy wraz z układem PLL pozwalającym na syntetyzowanie częstotliwości 2 lub 4-krotnie większej niż wynosi częstotliwość kwarcu stabilizującego generator odniesienia. Częstotliwość tego kwarcu może się zmieniać w granicach 25..40MHz, a dodatkowo możliwe jest dołączenie niezależnego źródła sygnału zegarowego o częstotliwości do 10MHz. Parametry dynamiczne układu CGS701 odpowiadają parametrom pozostałych układów wykonanych w technologii CMOS.

W chwili obecnej obok National Semiconductor także Texas Instruments oferuje układy będące odpowiednikami CGS. Producent nazwał tę rodzinę CDC (ang. Clock Distribution Circuits) i jest to, przynajmniej w chwili obecnej, największa różnica pomiędzy nimi.

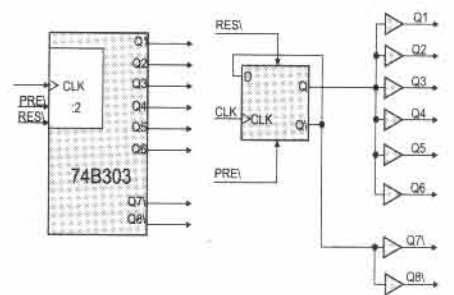
pz



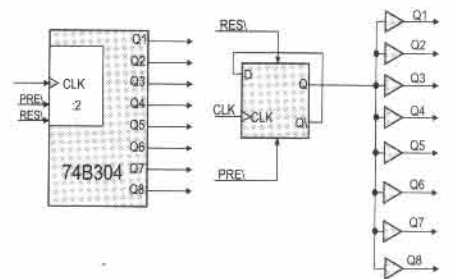
Rys. 2.



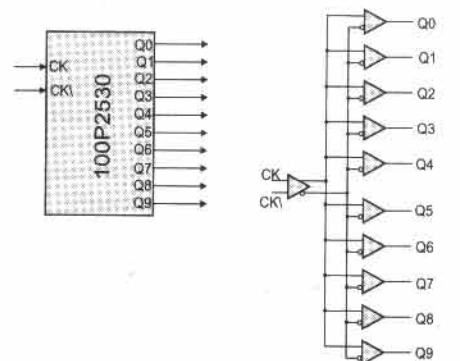
Rys. 4.



Rys. 5.



Rys. 6.



Rys. 7.