

Programowanie układów FPGA w Altium Designer

Korzystanie z wirtualnych narzędzi pomiarowych



W poprzednich artykułach wykonaliśmy projekt licznika rewersyjnego, a następnie zmodyfikowaliśmy jego działanie. Obecnie pokażemy, jak korzystać z tak zwanych wirtualnych narzędzi pomiarowych dostarczanych wraz z środowiskiem Altium Designer.

Aby móc sprawdzić pracę obwodów wewnątrz układu wewnątrz FPGA, można użyć wirtualnych narzędzi pomiarowych, które umieszczone i podłączone na schemacie identycznie jak inne elementy, są syntezowane z całym projektem. Interfejs każdego narzędzia wirtualnego jest dostępny z okna widoku *Devices*. **Narzędzia wirtualne są dostępne w bibliotece** `\Library\Fpga\FPGA Instruments.IntLib`. Dodamy kilka narzędzi do naszego projektu:

- Miernik częstotliwości, czasu i impulsów (FRQCNT2), którego będziemy używali do mierzenia częstotliwości wyjściowej.
- Cyfrowe moduły wejścia/wyjścia (DIGITAL_IO), których będziemy używali do wyświetlania stanu wyjścia licznika rewersyjnego, a także do wizualizacji aktualnego położenia trzech przełączników DIP.

Moduł Licznika Częstotliwości

Umieścimy teraz na schemacie licznik częstotliwości i dokonamy połączenia z wykonanym uprzednio licznikiem rewersyjnym. W tym celu należy:

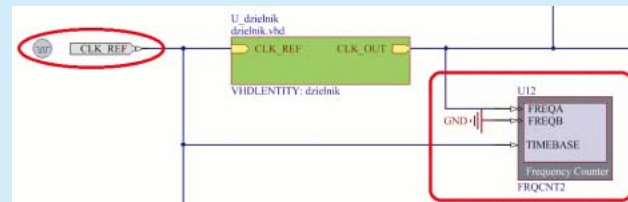
- Otworzyć wykonany uprzednio schemat licznika rewersyjnego *Licznik_rewersyjny.SchDoc*.
- Otworzyć panel *Libraries*, odszukać element FRQCNT2 z biblioteki narzędzi wirtualnych (*FPGA Instruments.IntLib*) i umieścić go na dole schematu.
- Automatycznie ponumerować nowe komponenty używając polecenia *Tools -> Annotate Schematics Quietly*.
- Sygnał, który chcemy mierzyć (*CLK_OUT*), doprowadzić do wejścia FREQA przyrządu. Jako sygnału podstawy czasu użyjemy częstotliwości referencyjnej NB3000, dostępnej na porcie płyty NanoBoard (*CLK_REF*).
- FRQCNT2 należy połączyć, jak pokazano na **rysunku 1**. Drugi kanał przyrządu (*FREQB*) zostanie dołączony do GND, ponieważ nie będzie teraz używany.

Moduł cyfrowych wejść-wyjść

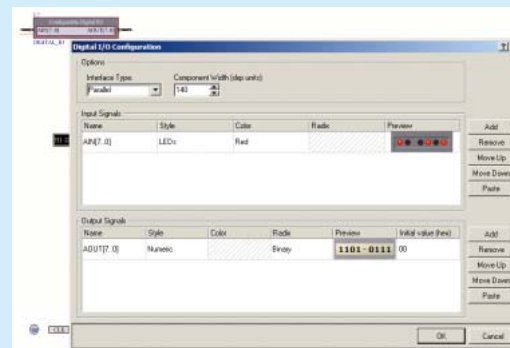
Dodamy teraz narzędzie wirtualne *DIGITAL_IO*.

- Na panelu *Libraries* odszukać element *DIGITAL_IO*, który należy umieścić na schemacie.
- Podobnie jak poprzednio, należy ponumerować nowe elementy za pomocą polecenia *Tools -> Annotate Schematics Quietly*.

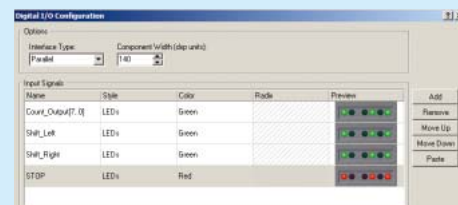
Zanim przejdziemy do łączenia elementu z istniejącym projektem, należy przeprowadzić konfigurację wirtualnego narzędzia *DIGITAL_IO*:



Rysunek 1. Dołączenie licznika częstotliwości



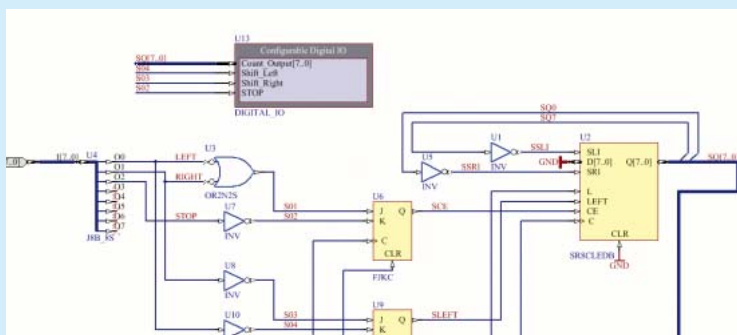
Rysunek 2. Konfiguracja narzędzia Digital IO



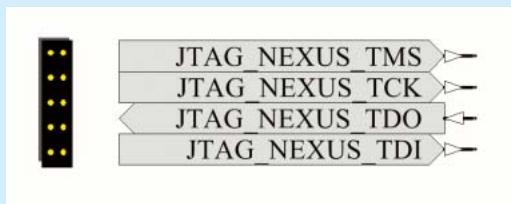
Rysunek 3. Widok po skonfigurowaniu Digital IO

- Kliknąć prawym klawiszem na symbolu i wybrać z menu *Configure U13 (DIGITAL_IO)*, aby uzyskać dostęp do okna *Digital I/O Configuration* (**rysunek 2**). Domyślnie to narzędzie jest skonfigurowane jako pojedyncze wejście 8-bitowe (AIN[7..0]) oraz pojedyncze 8-bitowe wyjście (AOUT[7..0]).
- Ponieważ nie wykorzystujemy żadnych wyjść, więc możemy je usunąć. W tym celu należy zaznaczyć wyjścia AOUT[7..0], a następnie kliknąć na przycisk *Remove*.
- Istniejące wejście ma poprawną szerokość magistrali, więc pozostawimy ją niezmienną, natomiast nazwę zmienimy na bardziej znaczącą *Count_Output[7..0]*. Pozostawimy ustawienie *Style* LEDs, ale zmieniamy parametr *Color* na zielony.
- Do monitorowania położenia przełączników DIP dodamy trzy nowe sygnały:

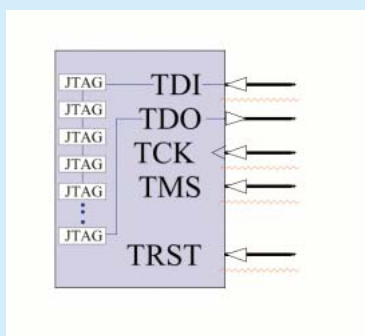
- * Signal 1 - Name: Shift_Left, Style: LEDs, Color: Green.
- * Signal 2 - Name: Shift_Right, Style: LEDs, Color: Green.
- * Signal 3 - Name: STOP, Style: LEDs, Color: Red.



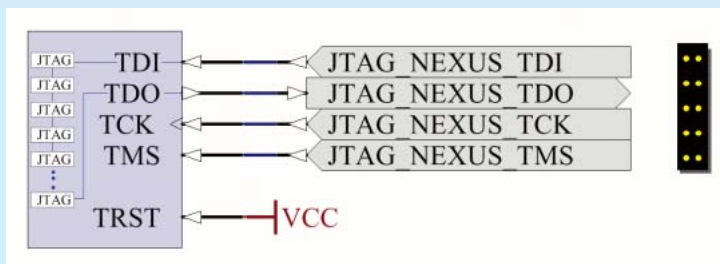
Rysunek 4. Narzędzie Digital IO połączone z licznikiem rewersyjnym



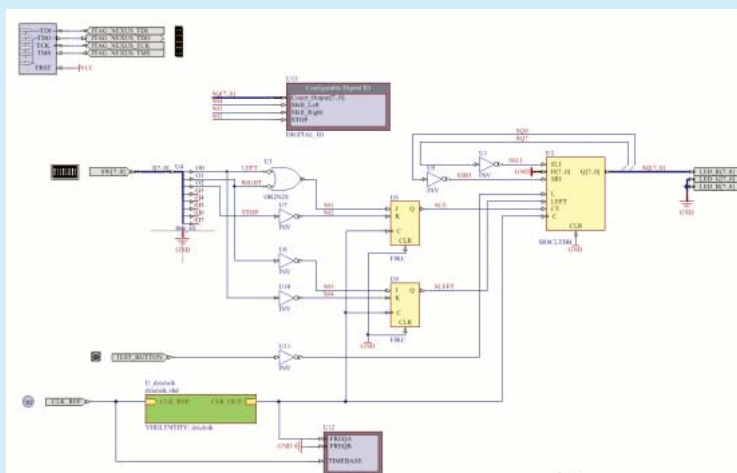
Rysunek 5. Nexus JTAG Connector



Rysunek 6. Nexus Port



Rysunek 7. Połączenie łańcucha urządzeń soft JTAG na schemacie



Rysunek 8. Kompletny schemat z dołożonymi dwoma narzędziami

Konfiguracja *DIGITAL_IO* powinna teraz wyglądać, jak na **rysunku 3**.

- Połączenie *DIGITAL_IO* z naszym projektem pokazano na **rysunku 4**. Zauważmy, że możemy uniknąć płątaniny połączeń używając odpowiednich etykiet dla sygnałów, które chcemy monitorować (S04, SO3, SO2). Dzięki temu możemy w błyskawiczny sposób połączyć sygnały do naszego urządzenia metodą kopiowania i wklejania odpowiednich etykiet. Warto zauważyć, że będziemy monitorować zanegowane sygnały, gdyż zostały one połączone przez negatory. A to dlatego, że poziomem aktywnym mikroprzełączników DIP jest poziom niski, a my chcemy, aby odpowiednie funkcjonalności skojarzonych przełączników były aktywne w pozycji „ON”.

Załączenie programowego interfejsu JTAG

Komunikacja Altium Designera z wbudowanymi mikroprocesorami oraz wirtualnymi narzędziami umieszczonymi wewnątrz FPGA, jest realizowana za pomocą interfejsu JTAG. Na płycie uruchomieniowej NanoBoard nosi on nazwę łańcucha *Soft JTAG* (lub *Nexus*).

Sygnały interfejsu *Soft JTAG* (*NEXUS_TMS*, *NEXUS_TCK*, *NEXUS_TDI* oraz *NEXUS_TDO*) są dołączone do chipsetu płyty uruchomieniowej (nazywanego *NanoTalk Controller* – Xilinx Spartan-3) i jako część łańcucha komunikacyjnego są połączone do 4 wyprowadzeń docelowego układu FPGA. Użytkownik dysponuje interfejsem do tego łańcucha w postaci elementu bibliotecznego *NEXUS_JTAG_CONNECTOR*, pokazanego na **rysunku 5**. Komponent ten znajduje się w bibliotece *FPGA NB3000 Port-Plugin* (*Library\Fpga\FPGA NB3000 Port-Plugin.IntLib*).

Ten port „wprowadza” łańcuch *Soft JTAG* do naszego projektu. Aby połączyć wszystkie narzędzia wirtualne w łańcuch (w naszym projekcie położyliśmy dwa takie narzędzia), konieczne jest umieszczenie kolejnego elementu bibliotecznego *NEXUS_JTAG_PORT* (**rysunek 6**) i bezpośrednie przyłączenie do *NEXUS_JTAG_CONNECTOR*. Ten komponent znajduje się w bibliotece *FPGA Generic* (*Library\Fpga\FPGA Generic.IntLib*).

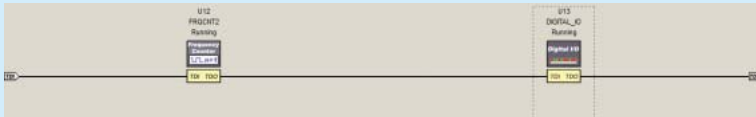
Obecność na schemacie komponentu *NEXUS_JTAG_PORT* jest informacją na środowiska, aby wszystkie komponenty, które mają parametr *NEXUS_JTAG_DEVICE=true* zostały automatycznie dołączone do łańcucha *SOFT JTAG*.

- Ułożyć komponenty *NEXUS_JTAG_CONNECTOR* i *NEXUS_JTAG_PORT* na schemacie licznika rewersyjnego i połączyć jak pokazano na **rysunku 7**.

- Umieścić na schemacie port zasilania VCC i połączyć go z wejściem TRST komponentu *NEXUS_JTAG_PORT*.

Widok naszego dotychczasowego projektu z dwoma wirtualnymi komponentami *FREQCNT1* i *DIGITAL_IO* pokazano na **rysunku 8**.

- Zapisać schemat i plik projektu.
- Ponownie skompilować projekt. Tym razem nie powinniśmy zobaczyć żadnych ostrzeżeń wyświetlanych na panelu *Message*. To dlatego, że wszystkie wyjścia *SQ* są dołączone do *DIGITAL_IO*.



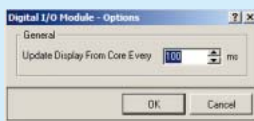
Rysunek 9. Narzędzia wirtualne w łańcuchu JTAG po zaprogramowaniu FPGA



Rysunek 10. Widok panelu miernika częstotliwości, panelu cyfrowych wejść/wyjść przed konfiguracją



Rysunek 11. Zmiana częstotliwości bazowej TIMEBASE przyrządu



Rysunek 12. Zwiększenie częstości odświeżania panelu

Dostęp do wirtualnych narzędzi

W poprzednim rozdziale przyjrzelśmy się mechanizmowi dodawania wirtualnego narzędzia *SOFT JTAG*. Komputer nadrzędny jest połączony z płytą NanoBoard za pośrednictwem interfejsu USB, z którego wyodrębniono interfejs IEEE 1149.1, nazywany również JTAG. Jest to interfejs fizyczny, zapewniający połączenie pomiędzy fizycznymi wyprowadzeniami układu FPGA a USB.

Standard Nexus 5001 jest używany jako protokół do komunikacji pomiędzy hostem a wszystkimi urządzeniami, które mogą być „konfigurowane” w odniesieniu do wspomnianego protokołu. Obejmuje on między innymi: cyfrowe wejścia/wyjścia, mierniki częstotliwości oraz inne urządzenia zgodne ze standardem, umożliwiając tym samym debugowanie procesorów, przestrajanie generatorów częstotliwości, ustawianie analizatorów logicznych itp.

Wszystkie te urządzenia są łączone automatycznie w łańcuch nazwany *Soft Devices* i wyświetlany w widoku *Devices*. Nie jest to łańcuch fizyczny, gdyż nie wymaga okablowania – połączenia interfejsu Nexus między urządzeniami są realizowane wewnątrz FPGA. Aby podejrzeć *Soft Devices* należy:

- Otworzyć widok *Devices* i prze-programować układ FPGA.
- Po zaprogramowaniu układu FPGA, w widoku *Devices* pojawi się łańcuch w postaci dwóch ikon narzędzi wirtualnych (rysunek 9).

- Włączyć licznik (jeżeli jest wyłączony) za pomocą przełącznika DIP, poz. 7 lub 8.

- Klikając dwukrotnie lewym przyciskiem myszy na poszczególnych ikonach otwieramy panele *Instrument Rack - Soft Devices* (rysunek 10). Za

pomocą tych paneli możemy kontrolować w czasie rzeczywistym działanie wirtualnych narzędzi.

Patrząc na panel możemy zobaczyć kilka nieścisłości.

Po pierwsze, miernik częstotliwości wyświetla częstotliwość 50 Hz. Częstotliwość odniesienia z NanoBoard wynosi 20 MHz, natomiast dzielnik zegara dzieli przez 1000000. W wyniku tego podziału otrzymamy 20 Hz a nie 50 Hz! Po drugie, wyświetlacz LED na wyjściu licznika rewersyjnego nie pokazuje płynnego przemieszczania się światła, jak to jest w rzeczywistym układzie NanoBoard. Aby temu zaradzić, w obu tych przypadkach, musimy dodatkowo skonfigurować opcje dla każdego narzędzia:

- Na panelu miernika częstotliwości kliknąć na przycisk *Counter Options*. W oknie dialogowym *Counter Module - Options*, zmienić *Counter Time Base* z domyślnej wartości 50.000 MHz na 20.000 MHz (rysunek 11), ponieważ taką częstotliwość mamy doprowadzoną do wejścia *TIMEBASE* przyrządu.
- Zamknąć okno dialogowe – częstotliwość wyświetlana jest teraz równa 20 Hz.
- Podobnie dla narzędzia *Digital IO* – należy kliknąć na przycisk *Options* i w oknie *Digital I/O Module - Options* zmienić *Update Display From Core Every* z domyślnej wartości 250 ms na minimalną 100 ms (rysunek 12).
- Zamknąć okno. Dzięki tej zmianie można zauważyć, że diody zapalają się płynnie.
- Teraz można testować projekt – zmianę kierunku zliczania lub zatrzymanie licznika można obserwować za pomocą wirtualnego narzędzia *Digital I/O*.

Wojciech Pietrasina
Evatronix SA

AVT 5362

AVTduinoMEGA

- płytka kompatybilna z Arduino Mega



Wybrane parametry:

- Kompatybilna z Arduino Mega.
- Mikrokontroler ATmega2560
- Zasilanie 5...12 V DC.
- Programowanie za pomocą USB i środowiska Arduino IDE.

Więcej informacji:



AVTduino
kompatybilne z ARDUINO

www.sklep.avt.pl

